

SVEUČILIŠTE U ZAGREBU
FAKULTET ELEKTROTEHNIKE I RAČUNARSTVA

Helena Skoko, Maja Škrlin

Temperaturno kompenzirani strujni izvor u 180 nm CMOS tehnologiji

Zagreb, 2025.

Ovaj rad izrađen je na Zavodu za elektroniku, mikroelektroniku, računalne i inteligentne sustave pod vodstvom doc. dr. sc. Tomislava Markovića i predan je na natječaj za dodjelu Rektorove nagrade u akademskoj godini 2024./2025.

Sadržaj

Popis slika	iv
Popis tablica	vii
1. Uvod	1
2. Analiza teorijske podloge temperaturne kompenzacije strujnog izvora .	2
2.1. Analiza temperaturne kompenzacije	2
2.1.1. Strujni izvor s pozitivnim temperaturnim koeficijentom	3
2.1.2. Strujni izvor s negativnim temperaturnim koeficijentom	6
2.2. Analiza ovisnosti strujnog izvora o naponu napajanja	9
3. Sklop za kopiranje i skaliranje struje temperaturno kompenziranog strujnog izvora	10
4. Sklop za pokretanje temperaturno kompenziranog strujnog izvora . . .	12
5. Projektiranje temperaturno kompenziranog strujnog izvora	15
5.1. Inicijalna simulacija sklopa	15
5.2. Simulacija sklopa s uvjetom na strujnim zrcalima	18
5.3. Analiza utjecaja skaliranja struje	20
5.4. Analiza utjecaja realnih otpornika	25
6. Projektiranje sklopa za pokretanje temperaturno kompenziranog strujnog izvora	28
6.1. Simulacijska analiza utjecaja varijacije temperature i napona napajanja .	30
6.1.1. Analiza utjecaja varijacije napona napajanja	30

6.1.2. Analiza utjecaja varijacije temperature	32
7. Simulacijska analiza utjecaja rubnih karakteristika tehnologije na temperaturno kompenzirani strujni izvor	34
7.1. Utjecaj rubnih karakteristika na sklop za pokretanje	35
7.2. Utjecaj rubnih karakteristika na temperaturno kompenzirani strujni izvor	37
8. Izrada topološkog nacrtu za sklop	41
9. Ekstrakcija parazitnih komponenata uzrokovanih topološkim nacrtom	44
9.1. Analiza utjecaja parazitnih komponenata na sklop za pokretanje	45
9.2. Analiza utjecaja parazitnih komponenata na temperaturno kompenzirani strujni izvor	45
10. Tranzijentna analiza temperaturno kompenziranog strujnog izvora . .	49
11. Zaključak	50
Literatura	51
Sažetak	53
Summary	54

Popis slika

2.1. Ideja postizanja temperaturne neovisnosti.	2
2.2. Sklop za postizanje PTAT struje.	3
2.3. Grafički prikaz PTAT struje u ovisnosti o temperaturi.	4
2.4. Grafički prikaz PTAT struje u ovisnosti o temperaturi uz promjenu napona napajanja s otpornikom od $30\text{ k}\Omega$	5
2.5. Grafički prikaz PTAT struje u ovisnosti o temperaturi uz promjenu napona napajanja s otpornikom od $15\text{ k}\Omega$	6
2.6. Sklop za postizanje CTAT struje.	7
2.7. Grafički prikaz CTAT struje u ovisnosti o temperaturi.	7
2.8. Grafički prikaz CTAT struje u ovisnosti o temperaturi uz promjenu napona napajanja.	8
3.1. Sklop izvora referentne struje.	10
4.1. Sklop za pokretanje izvora referentne struje.	12
4.2. Shematski prikaz CMOS sklopke.	13
4.3. Grafički prikaz tranzijentne analize ulaznog napona sklopke.	13
4.4. Grafički prikaz tranzijentne analize izlaznog napona sklopke.	13
5.1. Grafički prikaz referentne struje prve inačice sklopa u ovisnosti o temperaturi.	16
5.2. Grafički prikaz referentne struje prve inačice sklopa u ovisnosti o temperaturi uz promjenu napona napajanja.	17
5.3. Grafički prikaz referentne struje druge inačice sklopa u ovisnosti o temperaturi.	18

5.4.	Grafički prikaz referentne struje druge inačice sklopa u ovisnosti o temperaturi uz promjenu napona napajanja.	19
5.5.	Grafički prikaz referentne struje tranzistora MN5 u ovisnosti o temperaturi.	22
5.6.	Grafički prikaz referentne struje tranzistora MN6 u ovisnosti o temperaturi.	22
5.7.	Grafički prikaz referentne struje tranzistora MN7 u ovisnosti o temperaturi.	23
5.8.	Grafički prikaz referentne struje tranzistora MN5 u ovisnosti o temperaturi uz promjenu napona napajanja.	23
5.9.	Grafički prikaz referentne struje tranzistora MN6 u ovisnosti o temperaturi uz promjenu napona napajanja.	24
5.10.	Grafički prikaz referentne struje tranzistora MN7 u ovisnosti o temperaturi uz promjenu napona napajanja.	24
5.11.	Grafički prikaz referentne struje pod utjecajem promjene iznosa otpora korištenih otpornika.	27
6.1.	Grafički prikaz rezultata tranzijentne analize sklopa za pokretanje.	29
6.2.	Grafički prikaz rezultata tranzijentne analize sklopa za pokretanje uz promjenu napona napajanja.	31
6.3.	Grafički prikaz ovisnosti napona na U_{x1} o naponu napajanja.	32
6.4.	Grafički prikaz rezultata tranzijentne analize sklopa za pokretanje uz promjenu temperature.	33
6.5.	Grafički prikaz ovisnosti napona na U_{x1} o promjeni temperature.	33
7.1.	Grafički prikaz usporedbe pet procesnih tehnologija u nominalnim uvjetima za pokretački sklop.	37
8.1.	Topološki nacrt strujnog izvora.	43
8.2.	Topološki nacrt sklopa za pokretanje strujnog izvora.	43
9.1.	Grafički prikaz usporedbe izlaznog napona U_{x1} s uključenim i isključenim parazitnim komponentama.	45
9.2.	Usporedba referentne struje u ovisnosti o temperaturi s utjecajem parazitnih komponentata i bez njih.	46
9.3.	Referentna struja u ovisnosti o temperaturi uz promjenu napona napajanja bez utjecaja parazitnih komponentata.	47

9.4. Referentna struja u ovisnosti o temperaturi uz promjenu napona napajanja s utjecajem parazitnih komponenata.	48
10.1. Grafički prikaz referentne struje generirane pokretačkim dijelom sklopa.	49

Popis tablica

2.1. Prikaz odabranih parametara i napona svakog tranzistora uz otpornik od $30\text{ k}\Omega$	4
2.2. Prikaz odabranih parametara i napona svakog tranzistora uz otpornik od $15\text{ k}\Omega$	5
2.3. Prikaz odabranih parametara i napona svakog tranzistora promatranog CTAT sklopa.	8
5.1. Prikaz odabranih parametara i napona svakog tranzistora (prva inačica). .	16
5.2. Prikaz odabranih parametara i napona svakog tranzistora (druga inačica). .	19
5.3. Prikaz dimenzija tranzistora MN4, MN5, MN6, MN7.	21
5.4. Parametri odabranih otpornika.	25
5.5. Iznosi otpora otpornika R_0 i R_1 na temperaturi od $-40\text{ }^{\circ}\text{C}$	26
5.6. Iznosi otpora otpornika R_0 i R_1 na temperaturi od $27\text{ }^{\circ}\text{C}$	26
5.7. Iznosi otpora otpornika R_0 i R_1 na temperaturi od $125\text{ }^{\circ}\text{C}$	26
6.1. Parametri korišteni u analizi rada sklopa.	28
6.2. Rezultati određivanja optimalnog perioda pulsnog izvora napona.	29
6.3. Rezultati DC analize sklopa za pokretanje.	30
7.1. Iznosi napona na izlazu u tt korneru po temperaturi i naponu napajanja. .	35
7.2. Iznosi napona na izlazu u ff korneru po temperaturi i naponu napajanja. .	35
7.3. Iznosi napona na izlazu u fs korneru po temperaturi i naponu napajanja. .	36
7.4. Iznosi napona na izlazu u sf korneru po temperaturi i naponu napajanja. .	36
7.5. Iznosi napona na izlazu u ss korneru po temperaturi i naponu napajanja. .	36
7.6. Prikaz rubnih prenapona promatranih tranzistora.	38
7.7. Iznosi struja u tt korneru po temperaturi i naponu napajanja.	38

7.8. Iznosi struja u sf korneru po temperaturi i naponu napajanja.	38
7.9. Iznosi struja u ff korneru po temperaturi i naponu napajanja.	39
7.10. Iznosi struja u fs korneru po temperaturi i naponu napajanja.	39
7.11. Iznosi struja u ss korneru po temperaturi i naponu napajanja.	39

1. Uvod

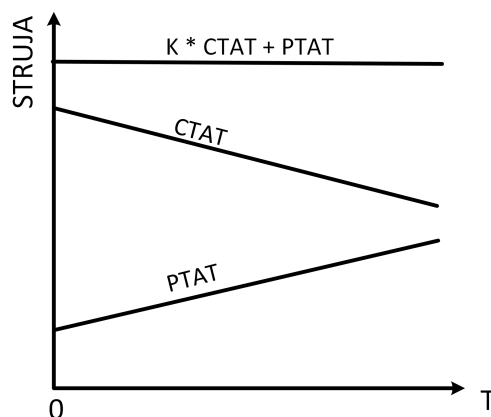
U svijetu mješovitih signala i analognih integriranih sklopova izvori referentne struje služe kao ključne komponente za generiranje stabilne izlazne struje koja je otporna na promjene procesa, napona napajanja i temperature. Stabilnost i preciznost referentnih izvora struje izravno utječu na rad svih ostalih dijelova elektroničkog sklopa. Budući da mnogi dijelovi unutar integriranih sustava ovise o točnom definiranju strujnih razina, svaki poremećaj u referentnoj struji može dovesti do značajnih pogrešaka ili čak neispravnog rada sklopa. Zbog toga se upravo izvori referentne struje smatraju jednim od najvažnijih elemenata prilikom projektiranja bilo kojeg integriranog elektroničkog sklopa. Njihova primjena posebno dolazi do izražaja u preciznim analognim aplikacijama kao što su analogno-digitalni pretvarači, digitalno-analogni pretvarači, operacijska pojačala i oscilatori. U takvim sklopovima čak i minimalne promjene struje mogu imati velik utjecaj na linearnost, preciznost i stabilnost ukupnog sustava. Temperaturna kompenzacija strujne reference nije lak zadatak jer se vrijednosti parametara ne mogu točno predvidjeti zbog slučajnih varijacija u proizvodnom procesu [1]. Iako se dizajn analognih sklopova oslanja na saznanja dobivena ručnim proračunima, mnogi bitni detalji ponašanja sklopa ne mogu se uključiti u ručni proračun te je iz tog razloga nužno uključiti i računalno analiziranje rada sklopa [2]. Projektiranje izvora referentne struje zahtijeva razumijevanje fizikalnih principa, tehnologije izrade integriranih sklopova kao i pravilno korištenje simulacijskih alata za analizu ponašanja sklopa.

2. Analiza teorijske podloge temperaturne kompenzacije strujnog izvora

Izvor referentne struje je sklop koji generira stabilnu i precizno definiranu struju neovisno o promjenama napona napajanja i temperature. Njegova osnovna uloga je osigurati pouzdan izvor struje za ostale dijelove integriranog sklopa.

2.1. Analiza temperaturne kompenzacije

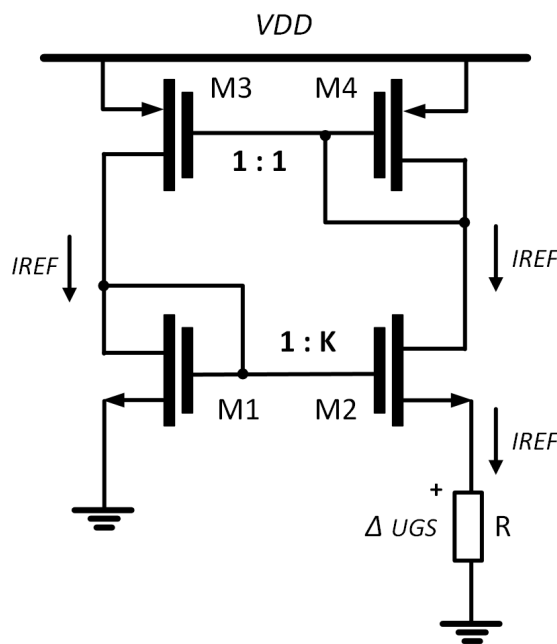
Referentna struja s temperaturnom neovisnošću, odnosno s nulnim temperaturnim koeficijentom, postignuta je vrlo jednostavnom idejom. Potrebno je zbrojiti struju koja je proporcionalna s apsolutnom temperaturom (*engl. Proportional To Absolute Temperature, PTAT*) i struju koja je komplementarna s apsolutnom temperaturom (*engl. Complementary To Absolute Temperature, CTAT*). Ako se pretpostavi da CTAT struja ima manji temperaturni koeficijent od PTAT struje, njihov zbroj može se prikazati kao na slici 2.1. [3].



Slika 2.1. Ideja postizanja temperaturne neovisnosti.

2.1.1. Strujni izvor s pozitivnim temperaturnim koeficijentom

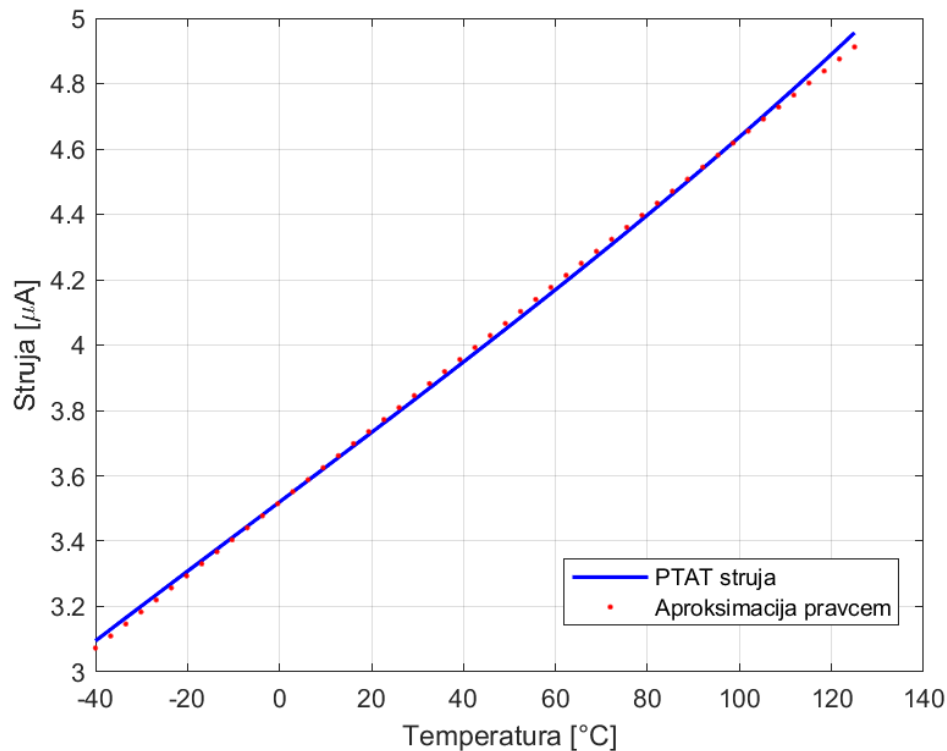
Sklop kojim se postiže struja s pozitivnim temperaturnim koeficijentom prikazan je na slici 2.2. Sastoji se od strujnog zrcala ostvarenog pMOS tranzistorima M3 i M4 i dva nMOS tranzistora M1 i M2, pri čemu je tranzistor M1 spojen diodno. Razlika u dimenzijama tranzistora M1 i M2 označena s $1 : K$ rezultira razlikom napona ΔU_{GS} . Preko otpornika se onda može definirati referentna struja izrazom (2.1). Strujno zrcalo na početku sklopa osigurava da kroz cijeli sklop bude jednaka struja I_{REF} s obzirom na to da su tranzistori M3 i M4 jednakih dimenzija.



Slika 2.2. Sklop za postizanje PTAT struje.

$$I_{REF} = \frac{\Delta U_{GS}}{R} \quad (2.1)$$

Iznosi parametara i naponi tranzistora koji su odabrani za grafički prikaz struje na odvodu tranzistora M2 sa slike 2.3. prikazani su tablicom 2.1. i izračunani su pri naponu napajanja od 1,8 V i na temperaturi od 27 °C. Za potrebe ove analize odabran je otpornik od 30 kΩ.



Slika 2.3. Grafički prikaz PTAT struje u ovisnosti o temperaturi.

Tablica 2.1. Prikaz odabranih parametara i napona svakog tranzistora uz otpornik od $30\text{ k}\Omega$.

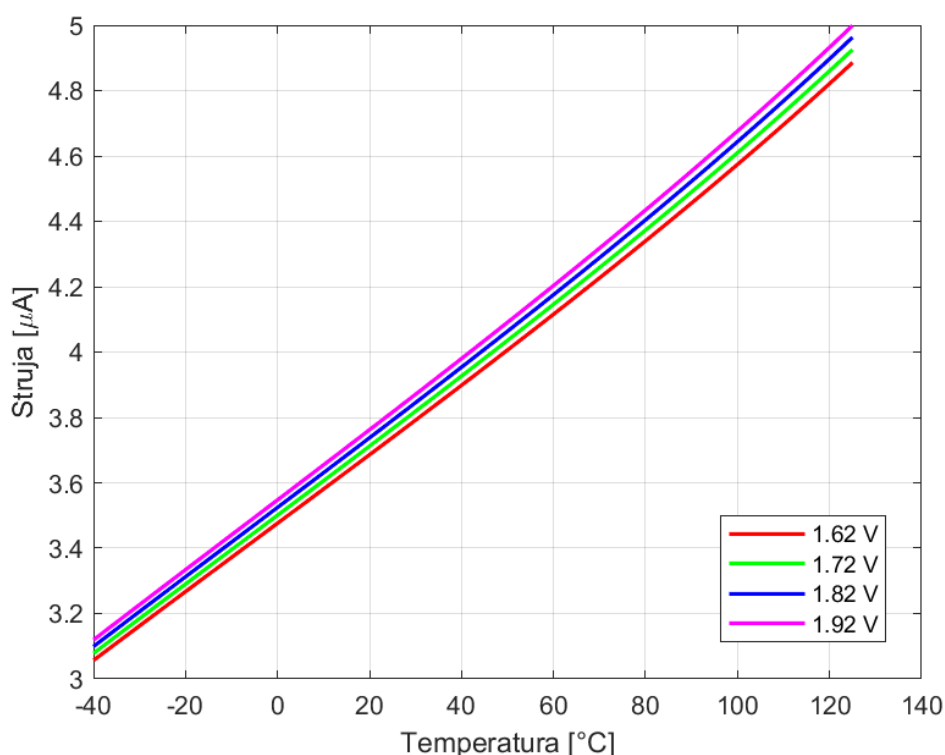
TRANZISTOR	W/L	U_{DS} [V]	$U_{GS} - U_{GS0}$ [V]
M1	1,1/2	0,687	0,209
M2	4,4/2	0,929	0,071
M3	2,5/2	-0,756	-0,280
M4	2,5/2	-1,113	-0,280

Tranzistori M1, M3 i M4 rade u području zasićenja s prenaponima u iznosu od otprilike $0,2\text{ V}$. Iako tranzistor M2 ima prenapon u iznosu od $0,071\text{ V}$ koji je niži od ostalih, i on zadovoljava uvjet zasićenja i uvjet postojanja kanala u siliciju ispod upravljačke elektrode. Utjecaj prenapona na rad sklopa može se analizirati upotrebom manjeg otpornika koji će prouzročiti povećanje prenapona. Ako se promatra statička radna točka s otpornikom od $15\text{ k}\Omega$, tranzistoru M2 se povećava prenapon. Tom promjenom struja i dalje raste s temperaturom, ali ne linearno na svim iznosima napona. U tablici 2.2. su prikazani naponi tranzistora izračunani pri naponu napajanja od $1,8\text{ V}$ i na temperaturi od 27 °C s otpornikom od $15\text{ k}\Omega$. Ovisnost struje o temperaturi pri različitim naponima napajanja uz otpornike od $15\text{ k}\Omega$ i $30\text{ k}\Omega$ grafički je prikazana na slikama 2.4. i 2.5.

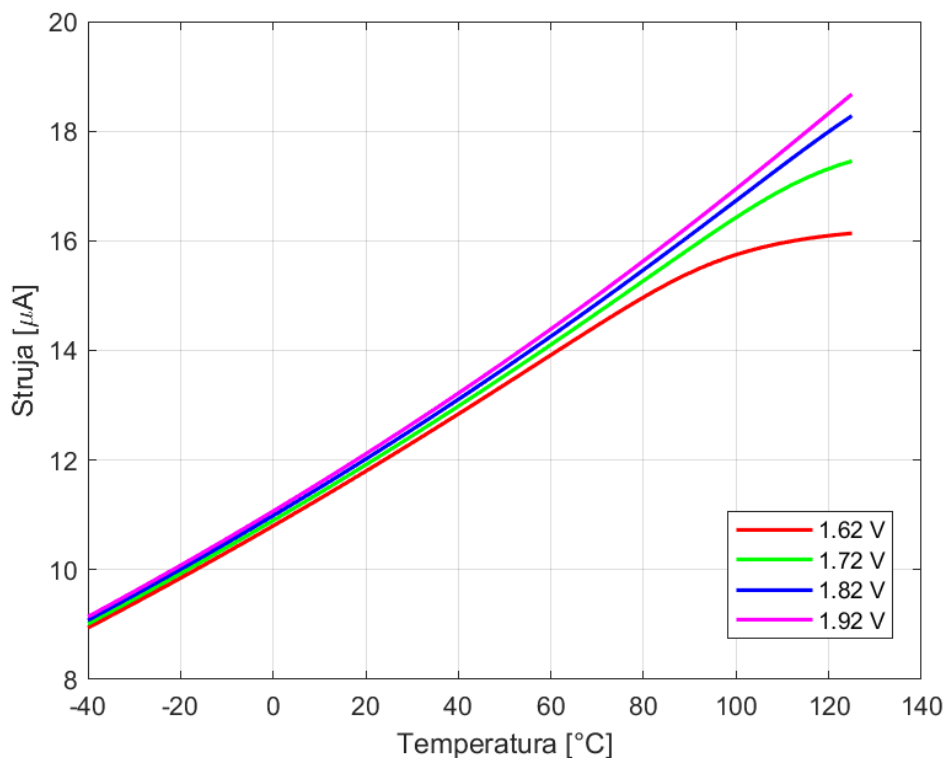
Tablica 2.2. Prikaz odabranih parametara i napona svakog tranzistora uz otpornik od $15\text{ k}\Omega$.

TRANZISTOR	W/L	U_{DS} [V]	$U_{GS} - U_{GS0}$ [V]
M1	1,1/2	0,888	0,410
M2	4,4/2	0,581	0,182
M3	2,5/2	-0,911	-0,556
M4	2,5/2	-1,033	-0,556

Struja u sklopu s manjim prenaponom na tranzistoru M2 ne mijenja ovisnost promjenom napona napajanja, odnosno struja se na svakom testiranom naponu ponaša na jednak način, što se vidi iz slike 2.4. jer su krivulje jednakog oblika. Sklop s većim iznosom prenapona na tranzistoru M2 na višim temperaturama i manjim naponima napajanja pokazuje odstupanja u odnosu na ponašanje struje na nominalnom naponu napajanja. Naravno, struje sklopova s različitim otpornicima nisu jednakog iznosa, ali ovdje nije naglasak na tome jer se iznos struje kasnije u sklopu uvijek može korigirati i skalirati strujnim zrcalima.



Slika 2.4. Grafički prikaz PTAT struje u ovisnosti o temperaturi uz promjenu napona napajanja s otpornikom od $30\text{ k}\Omega$.



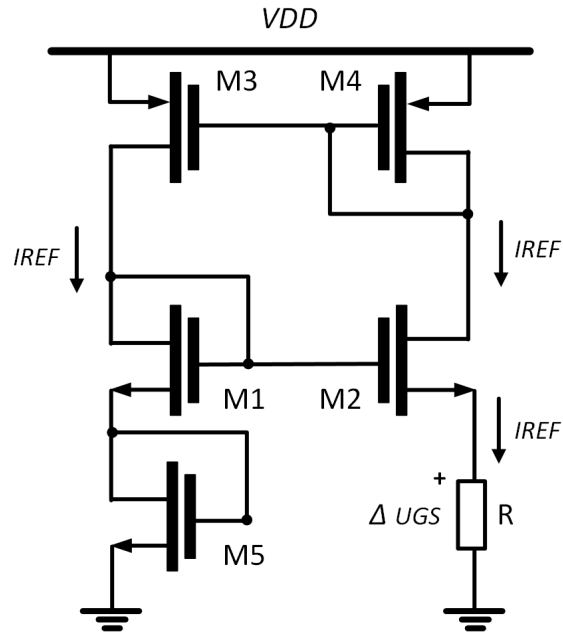
Slika 2.5. Grafički prikaz PTAT struje u ovisnosti o temperaturi uz promjenu napona napajanja s otpornikom od 15 kΩ.

Struja ovog sklopa je PTAT jer ovisi o pokretljivosti nosilaca. Pokretljivost nosilaca pada s temperaturom, što znači da onda struja I_{REF} raste s temperaturom prema izrazu (2.2).

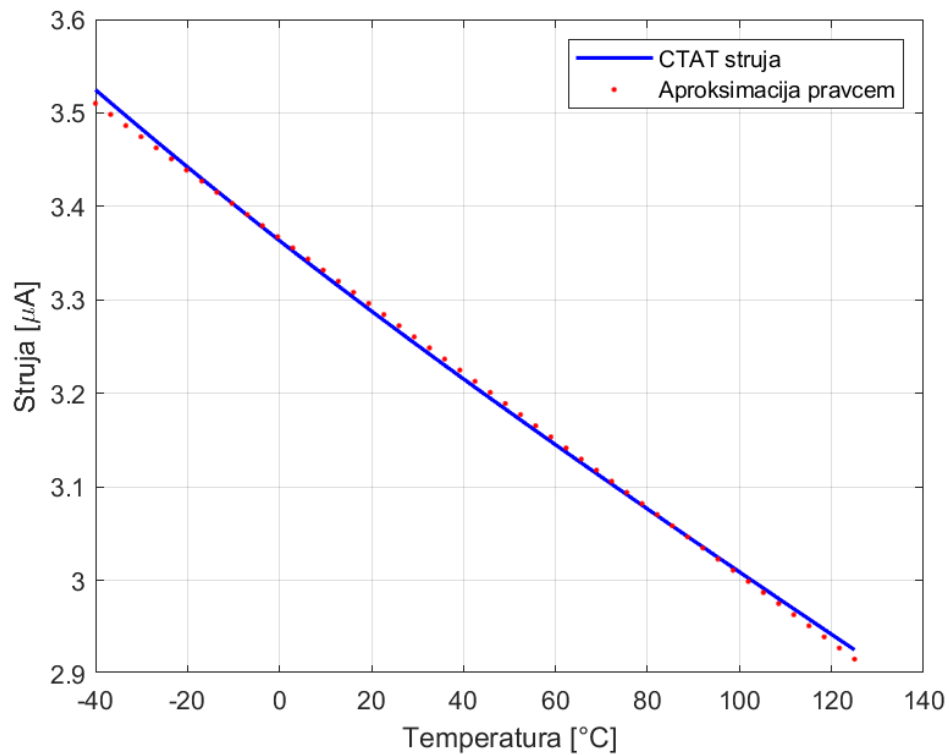
$$I_{REF} = \frac{(1 - \frac{1}{\sqrt{(K)}})^2}{R^2 K_n \frac{W}{L}} = \frac{(1 - \frac{1}{\sqrt{(K)}})^2}{R^2 \mu_n C_{ox} \frac{W}{L}} \quad (2.2)$$

2.1.2. Strujni izvor s negativnim temperaturnim koeficijentom

Sklop kojim se postiže struja koja je obrnuto proporcionalna s temperaturom izgleda slično kao i PTAT sklop, a razlika je u tome što je na uvod tranzistora M1 dodan još jedan diodno spojen tranzistor M5 kao na slici 2.6. Grafički prikaz struje koja se dobiva na odvodu tranzistora M2 u ovisnosti o temperaturi prikazan je na slici 2.7.



Slika 2.6. Sklop za postizanje CTAT struje.



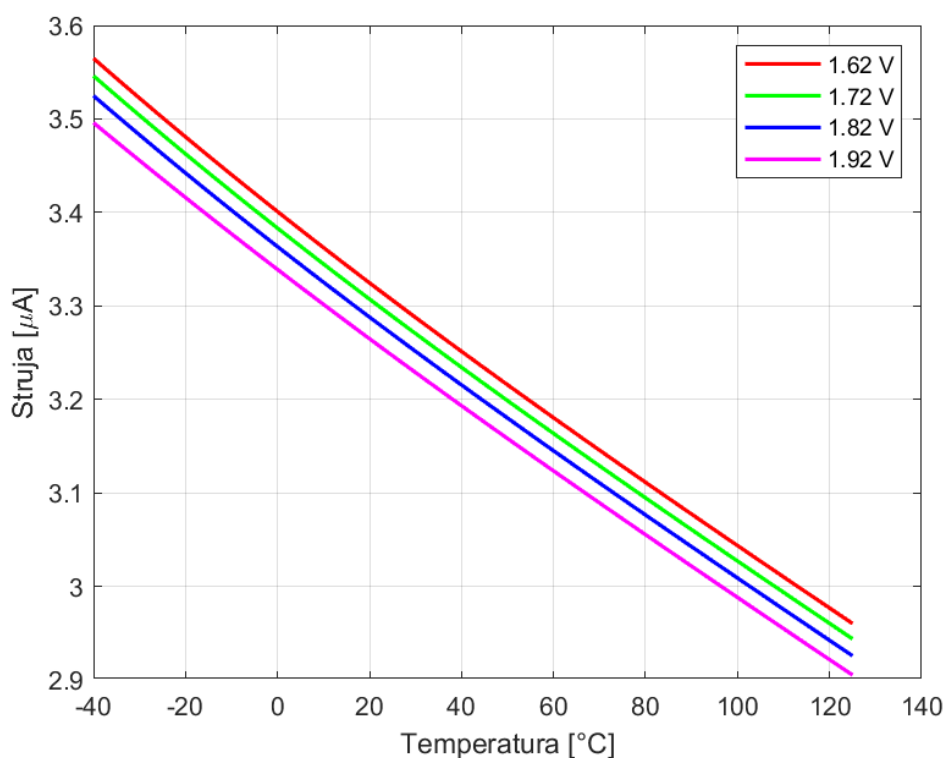
Slika 2.7. Grafički prikaz CTAT struje u ovisnosti o temperaturi.

Iznosi parametara i naponi tranzistora koji su odabrani za struju prikazanu slikom 2.7. prikazani su tablicom 2.3. i izračunani su pri naponu napajanja od 1,8 V i temperaturi od 27 °C. Za potrebe ove analize odabran je otpornik od 150 kΩ.

Tablica 2.3. Prikaz odabranih parametara i napona svakog tranzistora promatranog CTAT sklopa.

TRANZISTOR	W/L	U_{DS} [V]	$U_{GS} - U_{GS0}$ [V]
M1	1,62/2	0,748	0,145
M2	1,62/2	0,573	0,147
M3	2,5/2	-0,556	-0,256
M4	2,5/2	-0,732	-0,256
M5	7,5/2	0,496	0,026

Tranzistori rade u zasićenju s prenaponima od otprilike 0,2 V, osim tranzistora M5 kojem je prenapon po iznosu dosta niži, ali i dalje zadovoljava uvjet postojanja kanala i zasićenja. Za iste parametre slikom 2.8. prikazan je i grafički prikaz ovisnosti struje o temperaturi promjenom iznosa napona napajanja. Primjećuju se manje promjene struje promjenom napona napajanja.



Slika 2.8. Grafički prikaz CTAT struje u ovisnosti o temperaturi uz promjenu napona napajanja.

Na grafičke prikaze CTAT i PTAT struje dodane su aproksimacije pravcima kako bi se bolje vidjela nesavršena linearnost koja će stvarati najveće probleme pri projektiranju samog sklopa. Nije jednostavno u potpunosti poništiti utjecaj temperature na referentnu struju koja će biti rezultat zbroja, bez obzira na to što je to u ideji vrlo trivijalno.

2.2. Analiza ovisnosti strujnog izvora o naponu napajanja

Na primjeru PTAT sklopa prikazanog na slici 2.2. pokazat će se neovisnost o naponu napajanja. Jednakost struja tranzistora M1 i M2 osigurava strujno zrcalo ostvareno tranzistorima M3 i M4. Dakle, za struju kroz tranzistor M1 vrijedi izraz (2.3), a za M2 vrijedi izraz (2.5). Ako se za proračun pretpostavi da su naponi praga tranzistora M1 i M2 jednaki, dolazi se do izraza (2.7). Uz dodatno sređivanja izraza, konačno se dolazi do izraza za struju (2.2) koji je spomenut u poglavlju 2.1.1. i izraza za razliku napona (2.8).

$$I_{D1} = K_n \left(\frac{W}{L}\right)_1 (U_{GS1} - U_{GS0})^2 = I_{REF} \quad (2.3)$$

$$(U_{GS1} - U_{GS0}) = \sqrt{\frac{I_{REF}}{K_n \left(\frac{W}{L}\right)_1}} \quad (2.4)$$

$$I_{D2} = K_n K \left(\frac{W}{L}\right)_1 (U_{GS2} - U_{GS0})^2 = I_{REF} \quad (2.5)$$

$$(U_{GS2} - U_{GS0}) = \sqrt{\frac{I_{REF}}{K_n K \left(\frac{W}{L}\right)_1}} \quad (2.6)$$

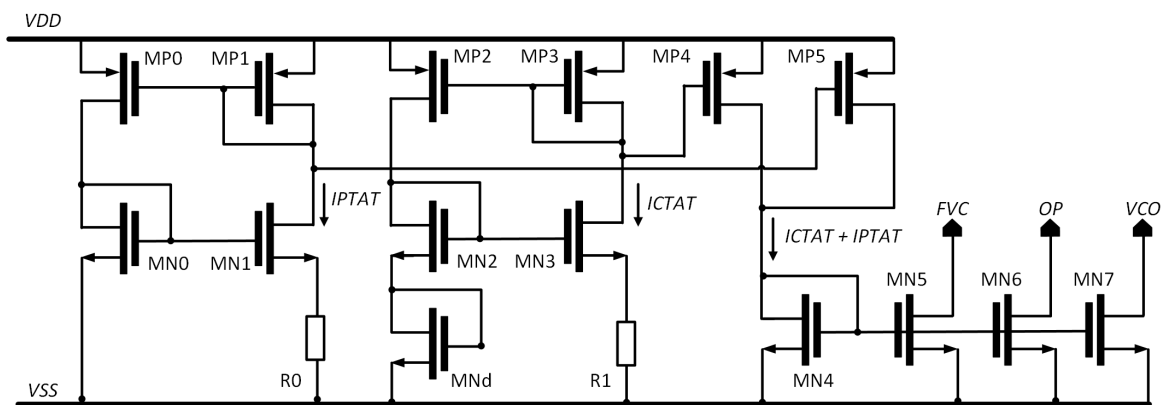
$$I_{REF} = \frac{\Delta U_{GS}}{R} = \frac{1}{R} \left(\sqrt{\frac{I_{REF}}{K_n \left(\frac{W}{L}\right)_1}} - \sqrt{\frac{I_{REF}}{K_n K \left(\frac{W}{L}\right)_1}} \right) \quad (2.7)$$

$$(U_{GS1} - U_{GS0}) = \frac{\left(1 - \frac{1}{\sqrt{K}}\right)}{R K_n \left(\frac{W}{L}\right)_1} \quad (2.8)$$

Iako se ovdje matematički pokazalo da je sklop potpuno neovisan o naponu napajanja, za ovakvu topologiju postoji ovisnost. Kako bi se ona poništila, potrebno je sklop izvesti s kaskodom u referentnoj grani, a tranzistore približiti onim idealnim većom duljinom kanala. U ovom radu neovisnost o naponu postiže se uvjetom na strujnim zrcalima.

3. Sklop za kopiranje i skaliranje struje temperaturno kompenziranog strujnog izvora

Nakon što su predstavljeni sklopovi za generiranje PTAT i CTAT struje koji će se koristiti, preostaje pitanje kako navedene sklopove spojiti da se struje zbroje i kako koristiti tu struju kao referentnu u preostalim dijelovima sklopa koji to zahtijevaju. Rješenje je spojiti navedene dijelove kao što je prikazano slikom 3.1. Potrebno je nadograditi svako gornje strujno zrcalo dodavanjem pMOS tranzistora koji će kopirati struju. Tranzistor MP4 spojen je upravljačkom elektrodom na upravljačku elektrodu tranzistora MP3 i tako kopira struju koja je na slici označena s I_{CTAT} . Tranzistor MP5 spojen je upravljačkom elektrodom na upravljačku elektrodu tranzistora MP1 i tako kopira struju koja je na slici označena s I_{PTAT} . Struje se zatim zbrajaju u odvodu tranzistora MN4 i dalje kopiraju u različitim omjerima preko strujnih zrcala ostvarenih tranzistorima MN5, MN6 i MN7. Dimenzije tih tranzistora ovise o potrebnom iznosu struja. Prilikom projektiranja strujnih zrcala bolje je skaliranje potrebnih struja ostvariti spajanjem istih tranzistora u seriju ili paralelu, a ne promjenom dimenzija jednog tranzistora, ali su radi jednostavnosti same sheme prikazani ovako. Podloge nMOS tranzistora spojene su na masu, a podloge pMOS tranzistora spojene su na V_{DD} napon kako bi se izbjegao efekt podloge.



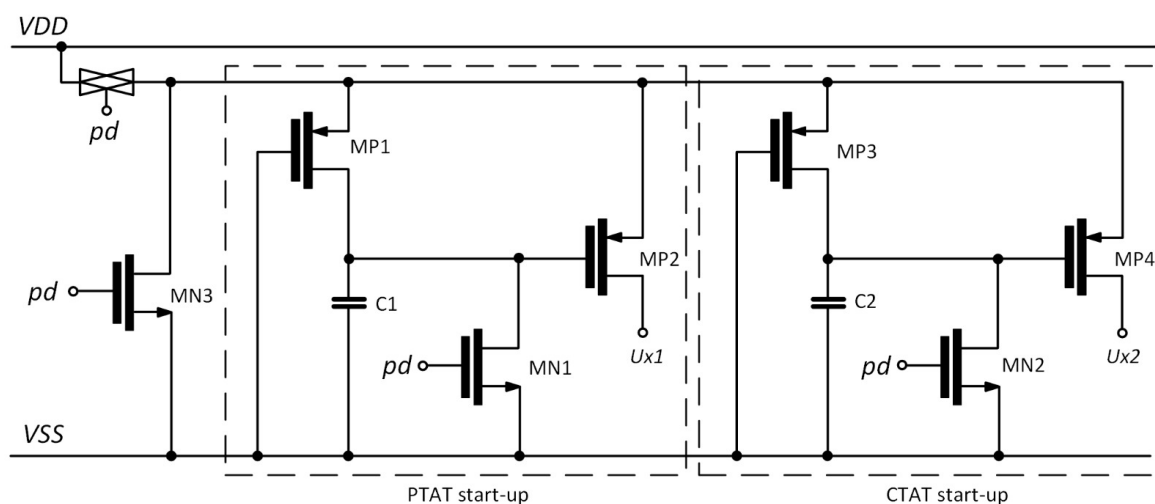
Slika 3.1. Sklop izvora referentne struje.

Za ispravan rad potrebno je namjestiti sve dimenzije tranzistora tako da rade u ispravnom području rada i odrediti iznose otpornika kojim će se namjestiti iznosi struja koji su potrebni. Iznosi temperaturnih koeficijenata, odnosno nagibi krivulja I_{PTAT} i I_{CTAT} struje koji se mijenjaju s temperaturom moraju biti takvi da se ponište.

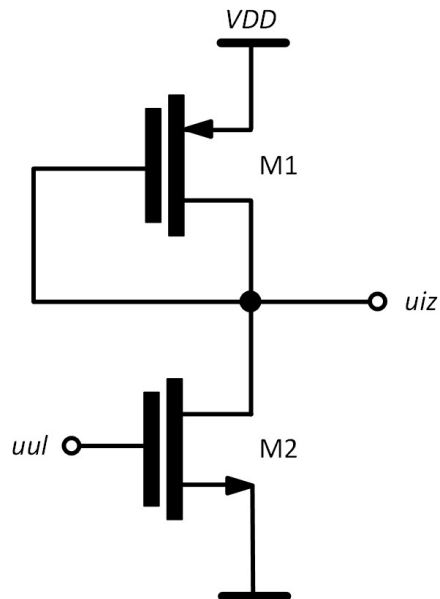
Važno je još napomenuti da iako se čini potpun, ovaj sklop to nije. Moguće su dvije radne točke - struja je nula ili I_{REF} . Za ispravan rad potrebno je još dodati pokretački sklop koji će prilikom uključanja napajanja osigurati da sklop generira I_{REF} .

4. Sklop za pokretanje temperaturno kompenziranog strujnog izvora

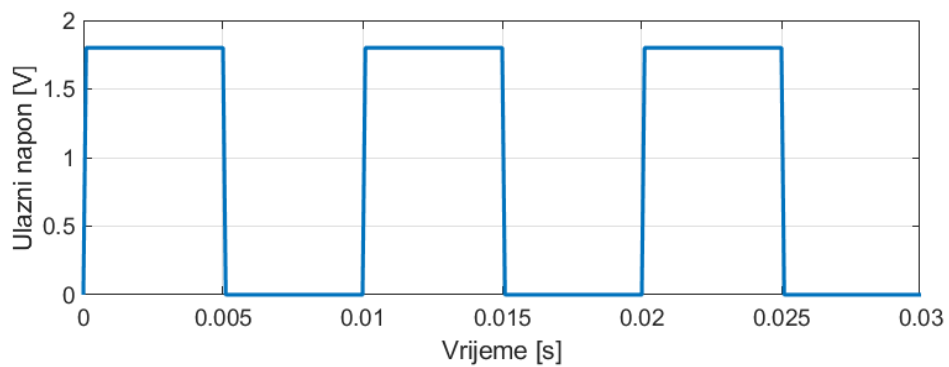
Sami izvor referentne struje ima dva stabilna stanja. Prvo je stanje u kojem su naponi U_{x1} i U_{x2} postavljeni na određenu vrijednost te drugo u kojem je sklop isključen, odnosno stanje u kojima su naponi U_{x1} i U_{x2} u nuli. Shema izvora referentne struje sastoji se od nekoliko strujnih zrcala koja preslikavaju struju, no ne mogu ju sami generirati. Stoga je izvoru potreban pokretač koji će ga postaviti u jedno od dva moguća stanja i biti uključen dok izvor ne dođe u željeno stabilno stanje. Na slici 4.1. je shematski prikaz sklopa. Sklop je spojen na napajanje preko sklopke koja je također u CMOS izvedbi, a prikazana je na slici 4.2. Ako je na ulazu u sklopku niska razina, tranzistor M2 je isključen i izlaz je na naponu V_{DD} , a ako je na ulazu visoka razina, tranzistor M1 je isključen pa je izlazni napon na masi. Na slikama 4.3. i 4.4. nalaze se grafički prikazi tranzijentne analize ulaznog i izlaznog napona sklopke koji pokazuju njen ispravan rad.



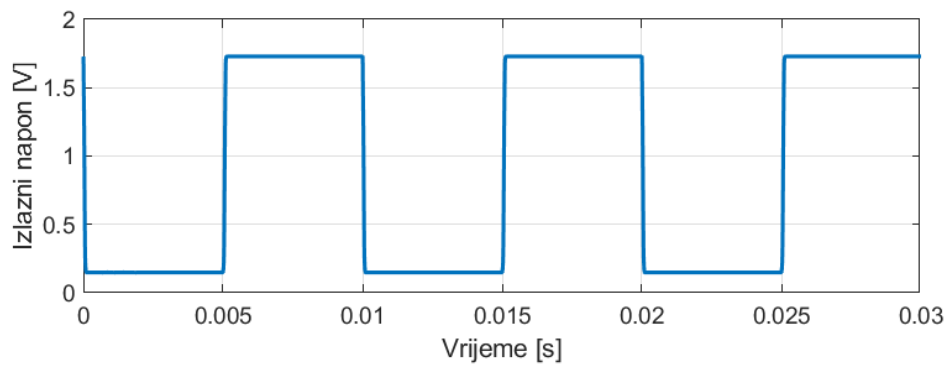
Slika 4.1. Sklop za pokretanje izvora referentne struje.



Slika 4.2. Shematski prikaz CMOS sklopke.



Slika 4.3. Grafički prikaz tranzijentne analize ulaznog napona sklopke.



Slika 4.4. Grafički prikaz tranzijentne analize izlaznog napona sklopke.

Tranzistor MN3 sprječava stanje kratkog spoja između napajanja V_{DD} i V_{SS} , a ostatak sheme se sastoji od dva identična dijela gdje se jedan spaja na PTAT, a drugi na CTAT dio

samog izvora referentne struje. Također, bitno je naglasiti da se temperaturna neovisnost postiže isključivo samim izvorom, a ne sklopom za pokretanje. Kad je sklop uključen, odnosno napon na priključcima pd iznosi 0 V, tranzistori MP1 i MP3 vode struju zbog čega se kondenzatori pune. Kad kondenzatori dosegnu vrijednost napona napajanja, isključuju tranzistore MP2 i MP4. Time je napon na U_{x1} i U_{x2} fiksiran te sklop više ne troši struju. Kad je sklop isključen, odnosno iznos napona na pd iznosi V_{DD} , kapaciteti se prazne preko tranzistora MN1 i MN2. Sklop se potom odspaja s mreže kako bi se spriječio kratki spoj napajanja V_{DD} i V_{SS} [4].

Vrijednost kapaciteta kondenzatora određuje vremensku konstantu ovog sklopa, što znači da određuje koliko dugo će sklop biti uključen te je prilikom projektiranja ključno pronaći vrijednost kapaciteta koja će osigurati da sklop radi dovoljno dugo da dovede izvor referentne struje u stabilno stanje. Bitno je naglasiti da ovaj opis rada sklopa podrazumijeva idealan sklop te je očekivano da će u praksi postojati određena odstupanja od ovdje opisanog procesa.

5. Projektiranje temperaturno kompenziranog strujnog izvora

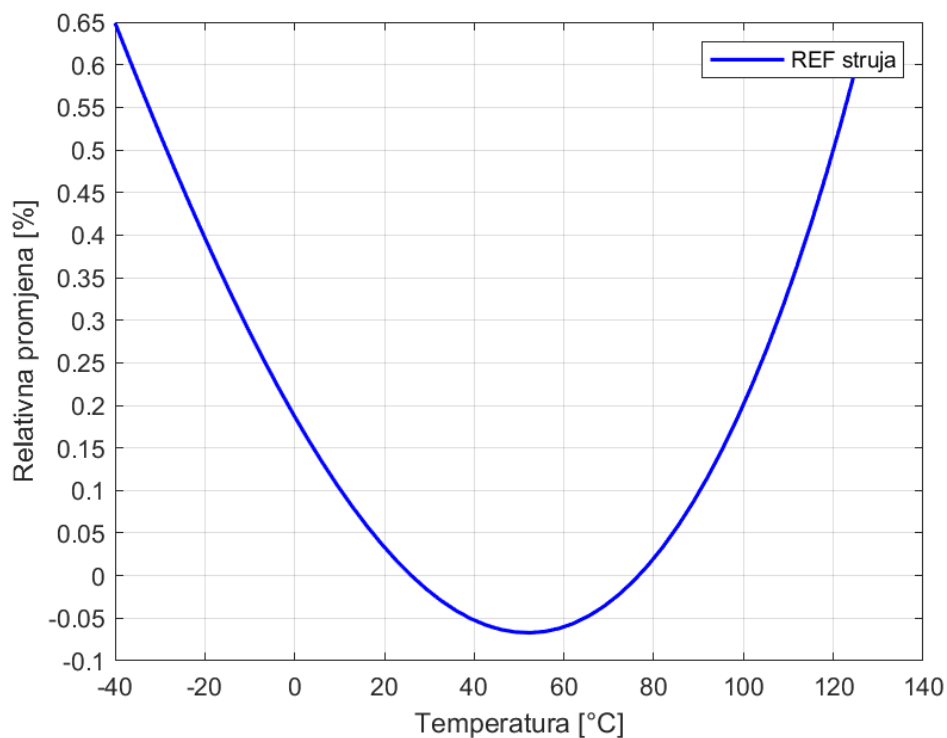
U nastavku ovog rada prikazane su dvije izvedbe izvora referentne struje. Prva izvedba, iako nije savršena, značajno je utjecala na napredak druge te je zato navedena i u ovom radu. Svaka inačica sklopa analizirana je preko simulacija i navedeni su razlozi zašto svaka od njih može ili ne može biti rješenje takvog sklopa. Korišteni su idealni otpornici. Moguće je pri fizičkoj realizaciji sklopa ostvariti što idealnije otpornike spajanjem realnih otpornika u razne topologije tako da njihov temperaturni koeficijent bude što bliži nuli. Izvedba takvih otpornika je složena, ali ostvariva [5]. U ovom dijelu analize zanemarit će se kopiranje struje preko tranzistora MN5, MN6 i MN7, a promatrat će se struja dobivena zbrajanjem I_{PTAT} i I_{CTAT} struje, koja odgovara struji odvoda tranzistora MN4. U poglavlju 5.3. analizirat će se i struje odvoda tranzistora koji služe za skaliranje struje, odnosno prethodno spomenuti tranzistori MN5, MN6 i MN7. Dimenzije tranzistora koji su dio strujnog zrcala (MP0, MP1, MP2, MP3, MP4, MP5) držat će se konstantnim, ali će se i dalje provjeravati njihovi naponi jer je rad u zasićenju potreban za ispravno kopiranje struje.

5.1. Inicijalna simulacija sklopa

U izvedbi ove inačice najviše se fokusiralo na temperaturnu neovisnost, a ovisnost o naponu napajanja provjerila se tek na kraju. Zbog nezadovoljavajuće ovisnosti o naponu napajanja koja se pokazala simulacijom, ova izvedba nije prihvatljiva, ali je korisna za jedan bitan zaključak koji se odnosi na prenapone strujnih zrcala u sklopu. Dimenzije tranzistora i naponi tranzistora prikazani su tablicom 5.1., a odnose se na temperaturu 27 °C i napon napajanja od 1,8 V. Relativna promjena struje u odnosu na onu pri nominalnom naponu napajanja i nominalnoj temperaturi prikazana je grafički u ovisnosti o temperaturi na slici 5.1. Odabrani su otpornici R_0 u iznosu od 10 kΩ i R_1 u iznosu od 70 kΩ.

Tablica 5.1. Prikaz odabranih parametara i napona svakog tranzistora (prva inačica).

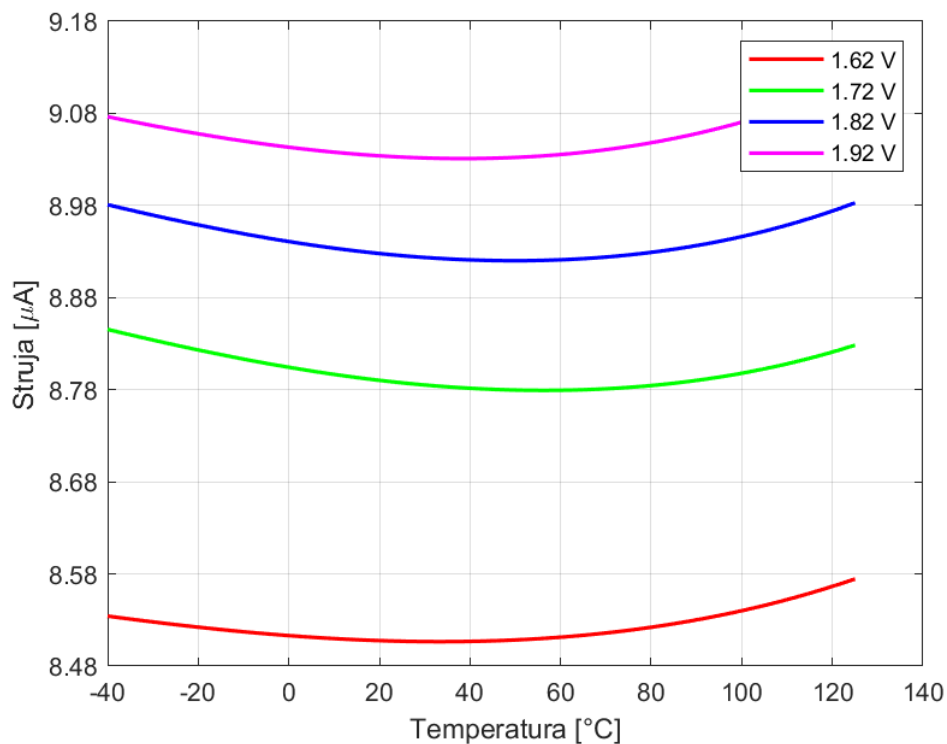
TRANZISTOR	W/L	U_{DS} [V]	$U_{GS} - U_{GS0}$ [V]
PTAT			
MP0	2,5/2	-1,182	-0,190
MP1	2,5/2	-0,666	-0,190
MN0	1,1/2	0,618	0,140
MN1	1,4/2	1,113	0,113
CTAT			
MP2	2,5/2	-0,412	-0,393
MP3	2,5/2	-0,869	-0,393
MN2	1,62/2	0,843	0,228
MN3	1,62/2	0,390	0,223
MNd	7,5/2	0,544	0,075
Zrcala za zbrajanje struje			
MP4	2,5/2	-1,083	-0,393
MP5	2,5/2	-1,083	-0,190
MN4	2/2	0,717	0,242



Slika 5.1. Grafički prikaz referentne struje prve inačice sklopa u ovisnosti o temperaturi.

Iz navedene tablice vidljivo je da su svi tranzistori u zasićenju, ali se ističu prenaponi

tranzistora MP2 i MP3 u strujnom zrcalu CTAT sklopa koji su u odnosu na tranzistore MP0 i MP1 u strujnom zrcalu PTAT sklopa po iznosu skoro dvostruko veći. Visok pre-napon tih tranzistora razlog je zašto ova izvedba ima veća odstupanja struje pri nižem naponu napajanja i višim temperaturama. Smanjenjem napona napajanja, uz visoke prenapone, strujno zrcalo više ne radi kako treba. Promjene referentne struje u ovisnosti o temperaturi uz promjenu napona napajanja prikazane su grafički na slici 5.2. s istaknuta četiri napona napajanja. Promjene struje kod promjene napona vidljive su već na prvoj decimali što nije dovoljno precizno za sklopove koji to zahtijevaju.



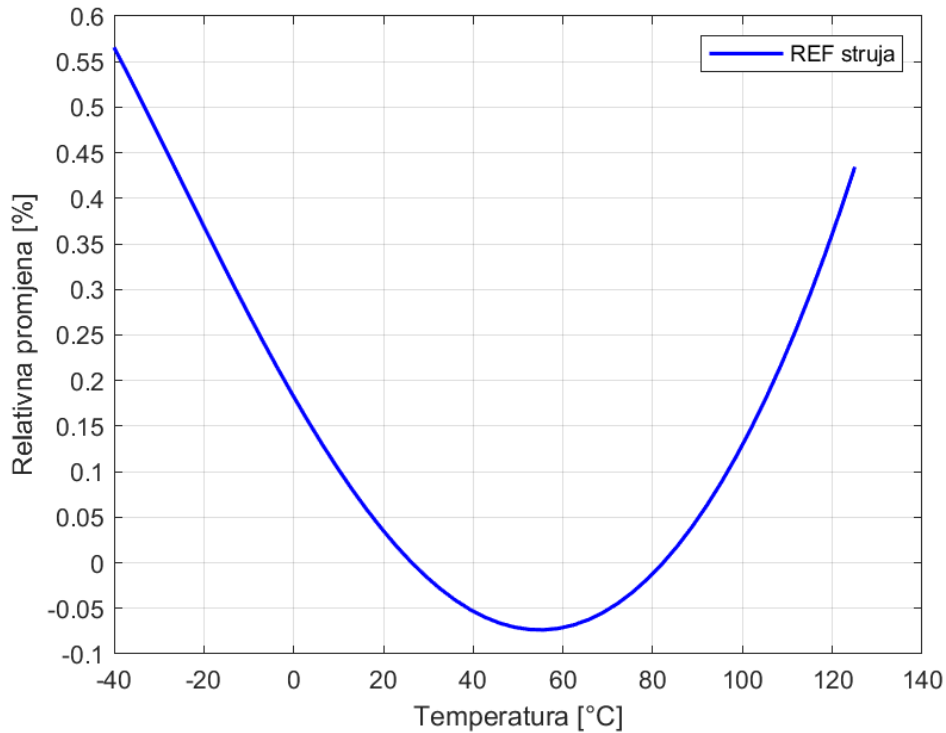
Slika 5.2. Grafički prikaz referentne struje prve inačice sklopa u ovisnosti o temperaturi uz promjenu napona napajanja.

Promjena od minimalnog iznosa struje do maksimalnog iznosa struje pri konstantnom naponu napajanja od 1,8 V pod utjecajem temperature iznosi otprilike 60 nA. Ako se struja na 27 °C smatra početnom i onom kojoj težimo, onda najveće relativno odstupanje pri naponu napajanja od 1,8 V iznosi 0,65 %. Promatrajući struju na konstantnoj temperaturi od 27 °C, ali uz promjenu napona, najveće odstupanje iznosi 525 nA. Budući da promjena nije zanemariva, osjetljivi sklopovi mogli bi raditi neispravno s ovim izvorom struje te zato prva inačica sklopa nije prihvaćena za daljnje analize.

5.2. Simulacija sklopa s uvjetom na strujnim zrcalima

Za drugu inačicu sklopa odabrani su otpornici R_0 od $45\text{ k}\Omega$ i R_1 od $210\text{ k}\Omega$. Zbog nedostataka prethodne inačice, posebna pozornost bila je na tranzistorima u strujnim zrcalima za koje je postavljen zahtjev da prenaponi moraju biti između $0,1\text{ V}$ i $0,2\text{ V}$ jer se tako struja najmanje mijenja promjenom napona napajanja. Tranzistori MNd i MN1 postavljeni su u radnu točku s manjim prenaponom, ali za koji i dalje vrijede uvjeti zasićenja i vođenja tranzistora. Na temelju izraza za struju tranzistora (5.1) postavljen je željeni prenapon tranzistora MNd i MN1, a dimenzije tranzistora prilagođene su u skladu s time. Ostali tranzistori su također u zasićenju. Naponi svih tranzistora izmjereni na naponu napajanja od $1,8\text{ V}$ pri 27°C prikazani su u tablici 5.2. Ovisnost struje o temperaturi koja se ostvaruje sklopom na nominalnom napajanju prikazana je na slici 5.3. grafičkim prikazom na način da su sve struje prikazane u odnosu na referentnu struju pri temperaturi iznosa 27°C . Ovisnost struje o temperaturi uz promjenu napona napajanja prikazana je na slici 5.4. na način da su istaknuta četiri napona kao i u analizi prve inačice sklopa.

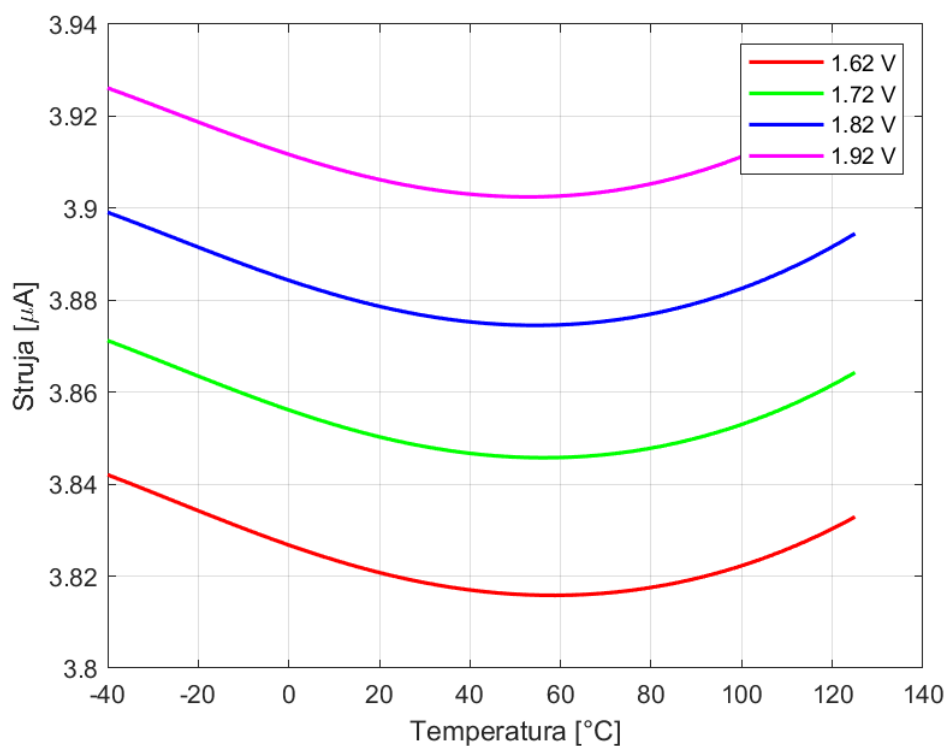
$$I_D = K_n \left(\frac{W}{L} \right) (U_{GS} - U_{GS0})^2 \quad (5.1)$$



Slika 5.3. Grafički prikaz referentne struje druge inačice sklopa u ovisnosti o temperaturi.

Tablica 5.2. Prikaz odabranih parametara i napona svakog tranzistora (druga inačica).

TRANZISTOR	W/L	U_{DS} [V]	$U_{GS} - U_{GS0}$ [V]
PTAT			
MP0	2,5/2	-1,218	-0,145
MP1	2,5/2	-0,621	-0,145
MN0	1,1/2	0,582	0,104
MN1	3/2	1,115	0,028
CTAT			
MP2	2,5/2	-0,581	-0,208
MP3	2,5/2	-0,685	-0,208
MN2	1,62/2	0,718	0,114
MN3	1,62/2	0,615	0,114
MNd	5/2	0,501	0,031
Zrcala za zbrajanje struje			
MP4	2,5/2	-1,184	-0,208
MP5	2,5/2	-1,184	-0,145
MN4	2/2	0,616	0,142



Slika 5.4. Grafički prikaz referentne struje druge inačice sklopa u ovisnosti o temperaturi uz promjenu napona napajanja.

Ova inačica pokazuje visoku neovisnost i uz promjenu temperature i uz promjenu napona napajanja. Grafički prikaz struje s relativnim odstupanjem na osi ordinata u odnosu na referentnu struju pri nominalnim uvjetima na slici 5.3. pridodaje lakšoj vizualizaciji minimiziranih promjena struje. Struja pri nominalnim uvjetima iznosi $3,88 \mu\text{A}$. Promjena od minimalnog iznosa struje do maksimalnog iznosa struje pri konstantnom naponu od 1,8 V iznosi svega 24 nA. Ako se struja na 27°C smatra početnom i onom kojoj težimo, onda najveće relativno odstupanje pri nominalnom napajanju iznosi 0,56 %. Ako se promatra struja na konstantnoj temperaturi od 27°C , najveća razlika uzrokovana promjenom napona napajanja iznosi oko 85 nA. U usporedbi s prvom inačicom sklopa, postignuti su precizniji rezultati.

Rezultati pokazuju da promjena izlazne struje promjenom napona napajanja ostaje vrlo mala i reda je veličine od nekoliko desetaka nanoampera u cijelom promatranom rasponu napajanja. Takvo ponašanje potvrđuje dobar dizajn sklopa u pogledu naponske neovisnosti. Sve simulirane krivulje struje na različitim iznosima napona napajanja imaju sličan zakrivljeni profil, a razlike između njih su male i uglavnom paralelne, stoga se može zaključiti da temperaturna ovisnost predstavlja dominantan izvor odstupanja.

5.3. Analiza utjecaja skaliranja struje

Iako su do sad struje tranzistora MN5, MN6 i MN7 bile zanemarene, za potpunu analizu nužno je razmotriti i njihov utjecaj na pogrešku. Tranzistori MN4, MN5, MN6 i MN7 čine strujno zrcalo koje omogućuje skaliranje struje glavnog tranzistora MN4 u željenim omjerima na izlaznim priključcima koji se nalaze na odvodima tranzistora. Dimenzije analiziranih tranzistora prikazane su u tablici 5.3., a odabrane su tako da se struja skalira redom: deset puta kroz MN5, pedeset puta kroz MN6 i stotinu puta kroz MN7. Promatrat će se relativna promjena svake struje u odnosu na vrijednost struje pri nominalnim uvjetima, dakle pri temperaturi od 27°C i naponu napajanja od 1,8 V na zasebnim grafičkim prikazima radi bolje vizualizacije. Struje tranzistora prikazane su slikama 5.5., 5.6. i 5.7.

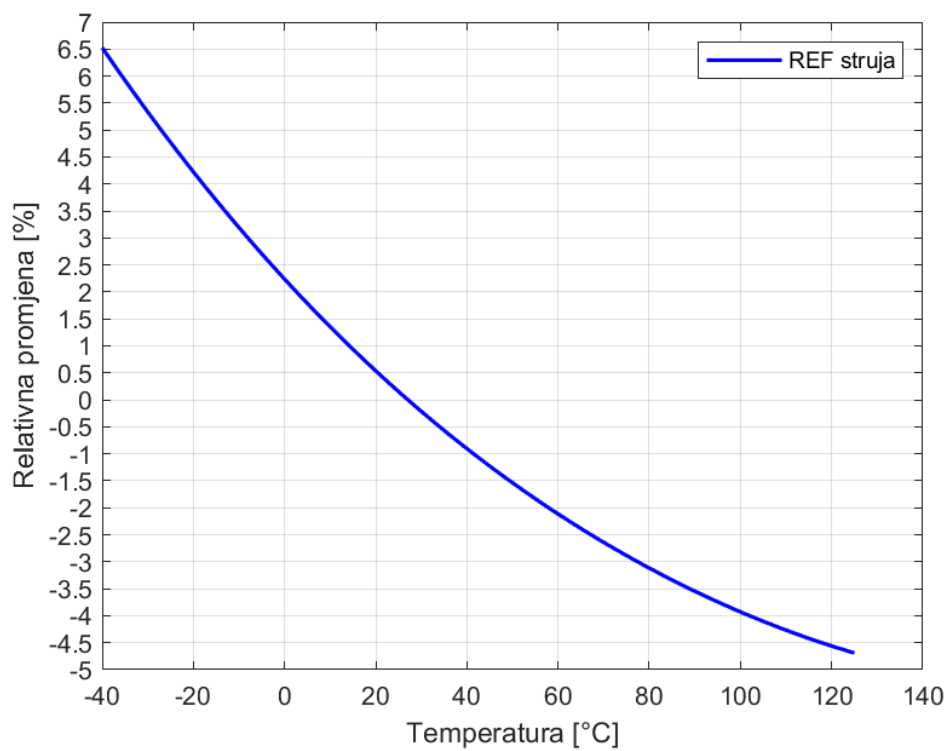
Iako je projektirani izvor referentne struje druge inačice pokazao visoku otpornost na temperaturne i naponske varijacije s maksimalnim odstupanjem od svega 0,56 %, dodatna analiza skaliranja struje pomoću strujnog zrcala pokazala je veća relativna odstu-

panja u ovisnosti o faktoru skaliranja, pri čemu su maksimalna odstupanja dosegla do 6,6 %. Povećanje odstupanja je u skladu s očekivanim ponašanjem realnih strujnih zrcala pri velikim faktorima skaliranja. Važno je napomenuti kako relativna promjena jest jednaka, ali kako su iznosi struje različiti, slijedi da je i promjena po iznosu različita. Ovakva izvedba strujnog izvora, zaključujući po analizi, namijenjena je ili manjim skaliranjima struje kako bi se i dalje zadržale manje apsolutne promjene ili za korištenje na manjem temperaturnom rasponu u kojem relativna promjena ne prelazi 2 %.

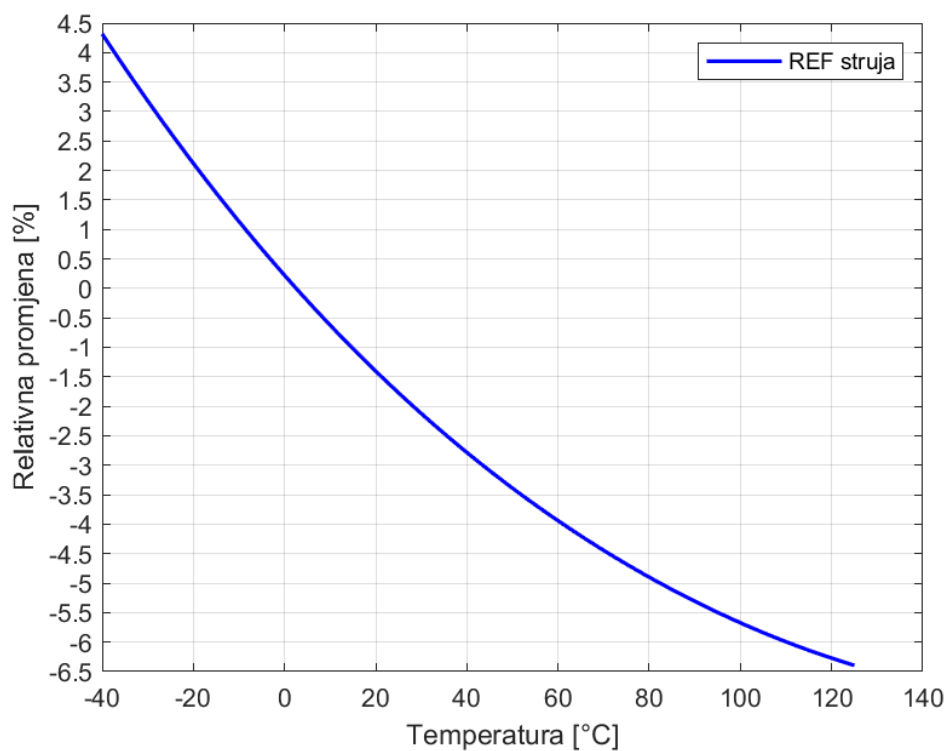
Promatrajući ovisnost skaliranih struja tranzistora promjenom napona napajanja, unatoč većim odstupanjima u prethodnoj analizi, rezultati pokazuju da se ovisnost nije promijenila bez obzira na skaliranje te da pokazuje ista svojstva kao i kod druge inačice sklopa. Isti oblik krivulje pojavljuje se na svim promatranim naponima napajanja, a razmak među krivuljama je, opet sukladno očekivanjima, veći. Ovisnost struja tranzistora o promjeni temperature za četiri različita napona napajanja prikazana je slikama 5.8., 5.9. i 5.10.

Tablica 5.3. Prikaz dimenzija tranzistora MN4, MN5, MN6, MN7.

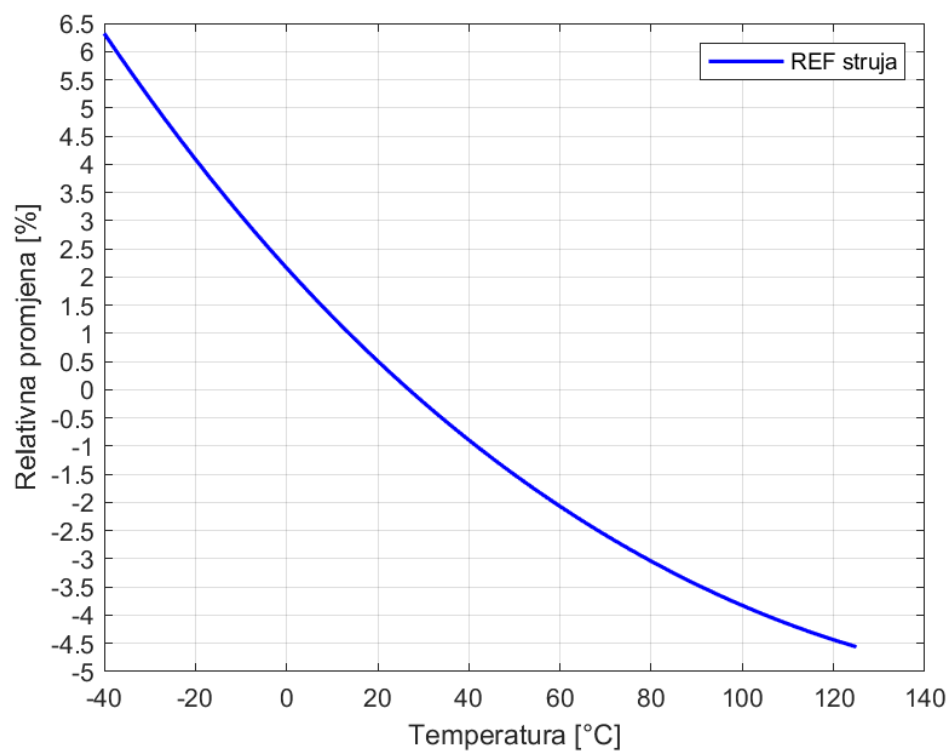
TRANZISTOR	W/L
MN4	2/2
MN5	20/2
MN6	100/2
MN7	200/2



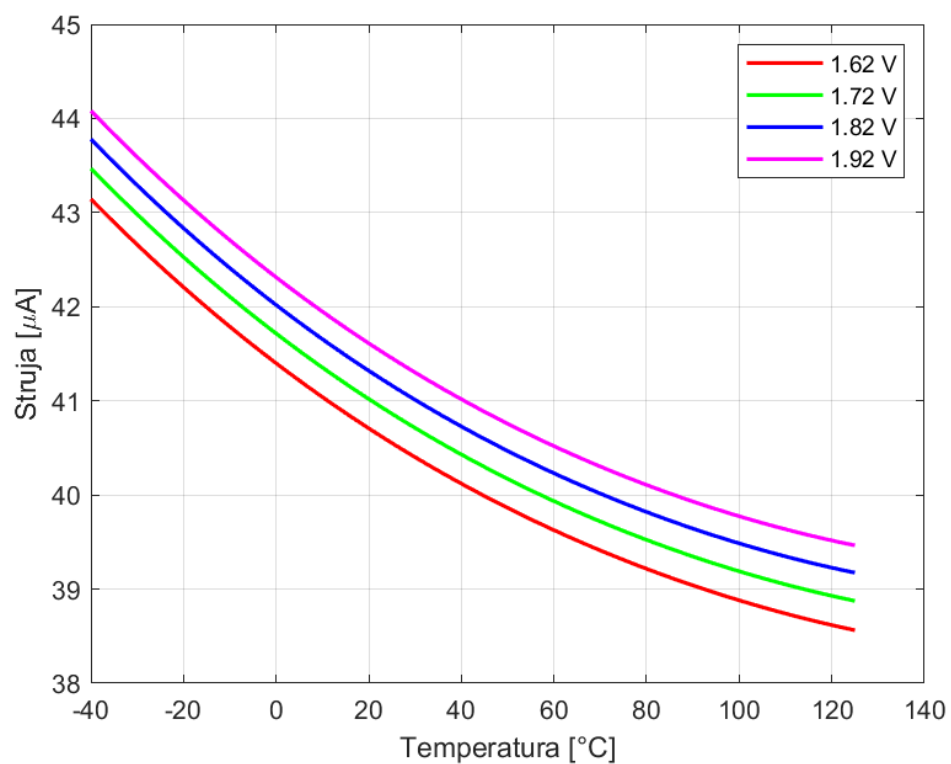
Slika 5.5. Grafički prikaz referentne struje tranzistora MN5 u ovisnosti o temperaturi.



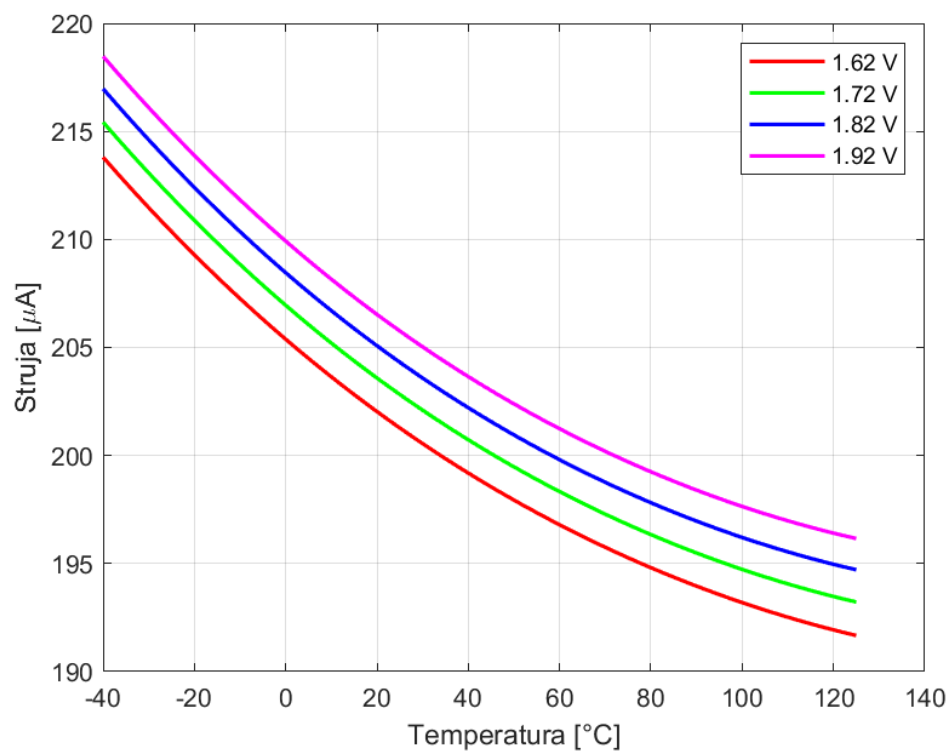
Slika 5.6. Grafički prikaz referentne struje tranzistora MN6 u ovisnosti o temperaturi.



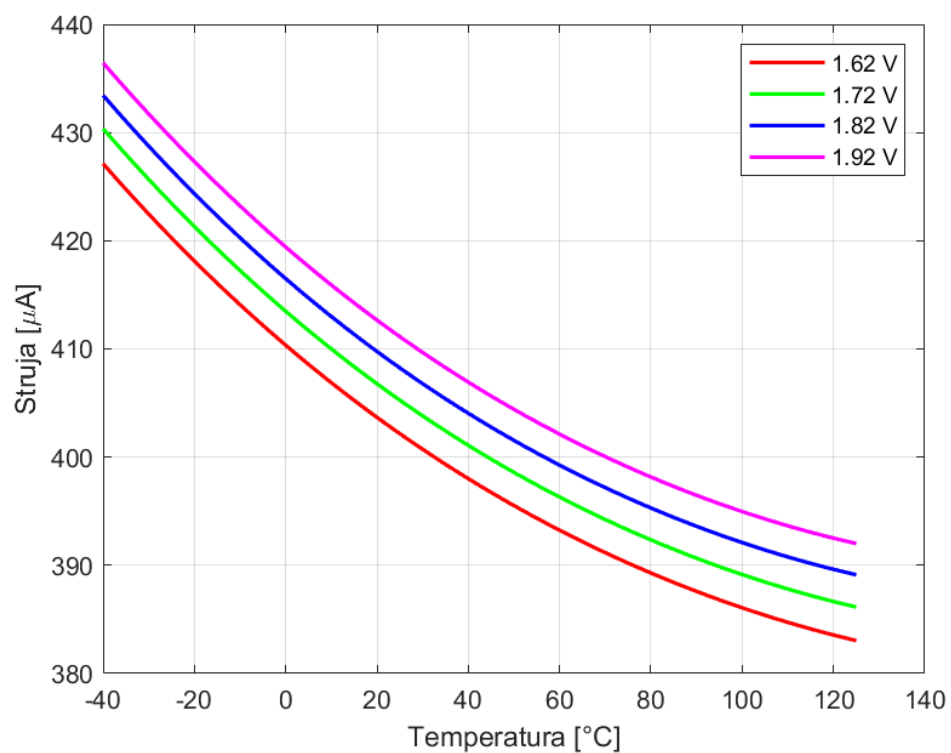
Slika 5.7. Grafički prikaz referentne struje tranzistora MN7 u ovisnosti o temperaturi.



Slika 5.8. Grafički prikaz referentne struje tranzistora MN5 u ovisnosti o temperaturi uz promjenu napona napajanja.



Slika 5.9. Grafički prikaz referentne struje tranzistora MN6 u ovisnosti o temperaturi uz promjenu napona napajanja.



Slika 5.10. Grafički prikaz referentne struje tranzistora MN7 u ovisnosti o temperaturi uz promjenu napona napajanja.

5.4. Analiza utjecaja realnih otpornika

U dosad provedenim analizama izvora referentne struje koristili su se idealni otpornici i spomenuto je kako je njihova izvedba tehnološki moguća, ali za potpunost rada u ovom dijelu analize uzimat će se u obzir utjecaj realnih otpornika. Realni otpornik nema stalni iznos otpora jer ovisi o toleranciji i temperaturnom koeficijentu koji je u tehničkim podacima prikazan kao konstanta, a u stvarnosti i taj iznos varira [6]. Za što točniju analizu odabrani su otpornici koji se zaista mogu naručiti od nekog proizvođača i uzeti su njihovi parametri koji su prikazani u tablici 5.4. Iznosi otpornika odabrani su na temelju druge inačice sklopa. Otpornik R_1 od $210\text{ k}\Omega$ se može nabaviti, a R_0 od $45\text{ k}\Omega$ ne može pa je iz tog razloga uzeta najbliža vrijednost u iznosu od $45,3\text{ k}\Omega$.

Tablica 5.4. Parametri odabranih otpornika.

OZNAKA	IZNOS	TOLERANCIJA	TEMP. KOEF.
R_0	$45,3\text{ k}\Omega$	$\pm 0,1\%$	$25\text{ ppm}/^\circ\text{C}$
R_1	$210\text{ k}\Omega$	$\pm 0,1\%$	$10\text{ ppm}/^\circ\text{C}$

Analiza utjecaja realnih otpornika izvedena je preko korner analiza uz nominalni napon napajanja na tri karakteristične temperature važne za analizu: -40°C , 27°C i 125°C , a vrijednosti otpora koje će se koristiti u svakoj, određene su uzevši u obzir i toleranciju i temperaturni koeficijent. Iznosi su izračunani na način da se na iznos otpora na 27°C najprije primijeni temperaturni koeficijent, a zatim na taj novodobiveni iznos primijeni i rasipanje zbog tolerancije. Primijenjeno je pravilo da je iznos otpora proporcionalan s temperaturom, što odgovara pozitivnom temperaturnom koeficijentu odabranih otpornika. Svi iznosi otpora otpornika R_0 i R_1 izračunani po temperaturama prikazani su u tablicama 5.5., 5.6. i 5.7. Na svakoj temperaturi zasebno izvedene su sve moguće kombinacije iznosa otpora na 5 kornera, a za rezultat koji je prikazan grafički na slici 5.11. uzete su samo minimalne i maksimalne vrijednosti struje po temperaturi. Iako je rezultat ove simulacije zapravo puno više od samo odabranih šest vrijednosti i rezultat bi se mogao prikazati po svakom korneru, ovakvim prikazom pojednostavljuje se vizualizacija, a ne umanjuje se utjecaj koji se htio pokazati. Na temperaturi od -40°C struja u ovisnosti o iznosu otpora varira za $0,4\text{ }\mu\text{A}$, na temperaturi od 27°C varira $0,44\text{ }\mu\text{A}$ dok je na tem-

peraturi od 125 °C vidljiva razlika struje od 0,48 μA . Analizom se može zaključiti kako utjecaj iznosa otpora korištenih realnih otpornika nije zanemariv u radu strujnog izvora i predstavlja značajan izvor pogreške. Iz tog razloga predlaže se druga metoda uključivanja otpornika kao što su integrirani otpori na čipu [7] ili korištenje drugih topologija za referentne izvore struje koji ne uključuju otpornike uopće [8].

Tablica 5.5. Iznosi otpora otpornika R_0 i R_1 na temperaturi od -40 °C.

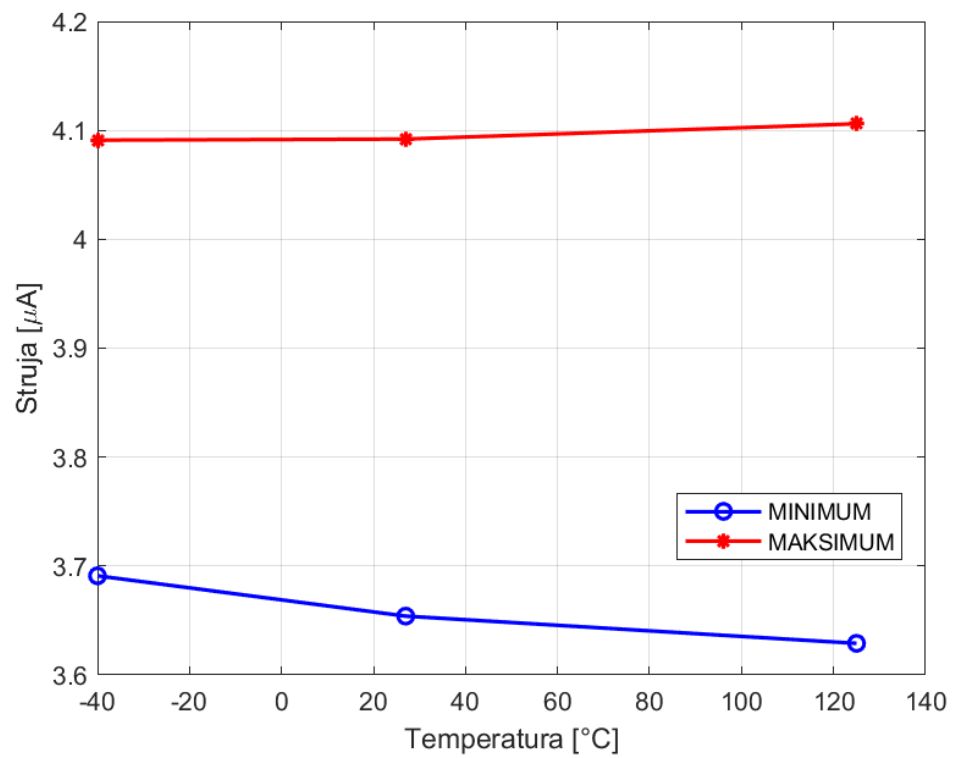
R_0 [$k\Omega$]	R_1 [$k\Omega$]
45,18	209,65
45,22	209,86
45,27	210,01

Tablica 5.6. Iznosi otpora otpornika R_0 i R_1 na temperaturi od 27 °C.

R_0 [$k\Omega$]	R_1 [$k\Omega$]
45,25	209,79
45,3	210
45,35	210,21

Tablica 5.7. Iznosi otpora otpornika R_0 i R_1 na temperaturi od 125 °C.

R_0 [$k\Omega$]	R_1 [$k\Omega$]
45,36	209,97
45,41	210,21
45,45	210,41



Slika 5.11. Grafički prikaz referentne struje pod utjecajem promjene iznosa otpora korištenih otpornika.

6. Projektiranje sklopa za pokretanje temperaturno kompenziranog strujnog izvora

Za bolje razumijevanje rada sklopa provedena je početna analiza uz proizvoljne vrijednosti parametara kako bi se iz radne točke dobili redovi veličine pojedinih napona na komponentama, što će olakšati daljnje projektiranje sklopa. Shema je nacrtana prema slikama 4.1. i 4.2. Na ulaz CMOS sklopke i na pd priključke spojen je pulsirajući signal, čija je početna vrijednost 0 V te nakon zadanog perioda prelazi u visoko stanje koje je zadano s vrijednošću V_{DD} , a služi za isključivanje sklopa s mreže. Parametri korišteni u analizi dani su tablicom 6.1.

Tablica 6.1. Parametri korišteni u analizi rada sklopa.

PARAMETAR	VRIJEDNOST
V_{DD}	1,8 V
V_{SS}	0 V
W	2 μm
L	200 nm
C	10 pF

Potom su definirane istosmjerna (DC) i tranzijentna analiza. DC analiza određuje statičku radnu točku sklopa, dok tranzijentna analiza prati protok signala kroz sklop u određenom vremenu. Kod definiranja DC analize traže se sljedeći naponi pomoću kojih se može ustanoviti u kojem režimu rada rade tranzistori:

- napon između odvoda i uvoda - U_{DS}
- napon između upravljačke elektrode i uvoda - U_{GS}
- prenapon tranzistora - U_{OD}

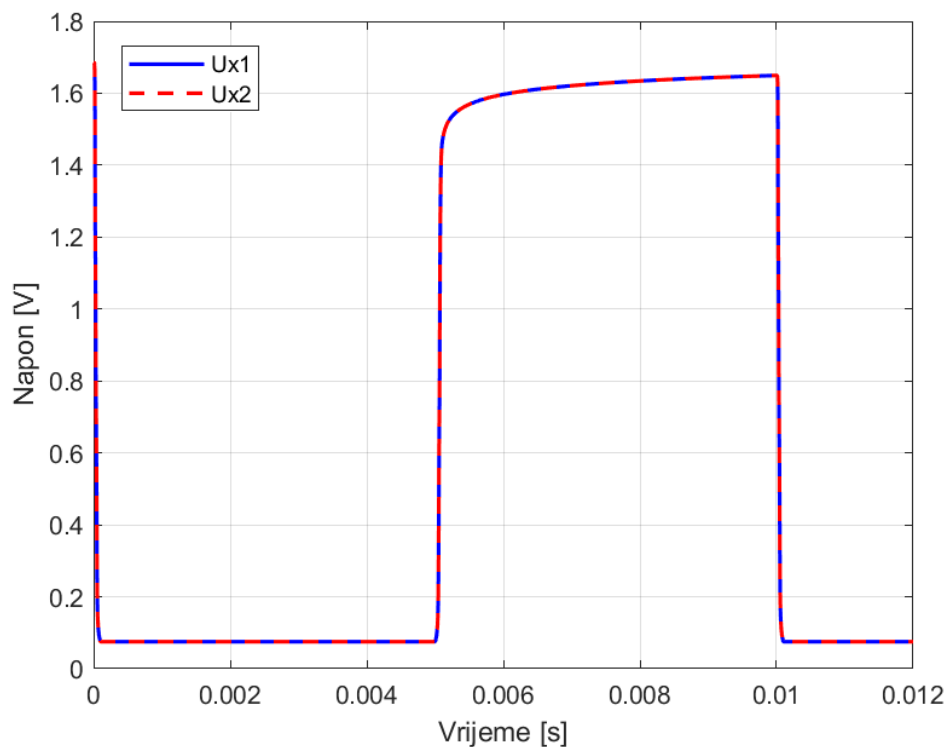
Kod definiranja tranzijentne analize bitno je odrediti njeno trajanje koje mora biti

dovoljno dugo da bi se moglo ustanoviti kako se mijenja napon na pojedinim mjestima u sklopu, u ovom slučaju, na izlaznim priključcima U_{x1} i U_{x2} . S obzirom na dva kondenzatora u sklopu, očekivan je eksponencijalan rast napona. Sukladno trajanju tranzijentne analize, bitno je odrediti period pulsnog izvora napona koji zapravo prekida punjenje kondenzatora. Analiza je provedena za različita trajanja perioda i tranzijentne analize kako bi se ustanovila optimalna vrijednost. Vrijednosti perioda naponskog izvora i konačna vrijednost napona na izlaznim priključcima navedeni su u tablici 6.2.

Tablica 6.2. Rezultati određivanja optimalnog perioda pulsnog izvora napona.

PERIOD [ms]	U_{x1} i U_{x2} [V]
5	1,63
10	1,65
20	1,67
50	1,68
100	1,68

Iz tablice je vidljivo da s velikim porastom perioda izlazni naponi vrlo malo rastu, stoga nema smisla koristiti period velike vrijednosti. Sasvim je dovoljno uzeti period od 10 ms. Rezultat tranzijentne analize s navedenim periodom prikazan je slikom 6.1.



Slika 6.1. Grafički prikaz rezultata tranzijentne analize sklopa za pokretanje.

Naponi tranzistora dobiveni DC analizom navedeni su u tablici 6.3., a oznake tranzistora odgovaraju slikama 4.1. i 4.2.

Tablica 6.3. Rezultati DC analize sklopa za pokretanje.

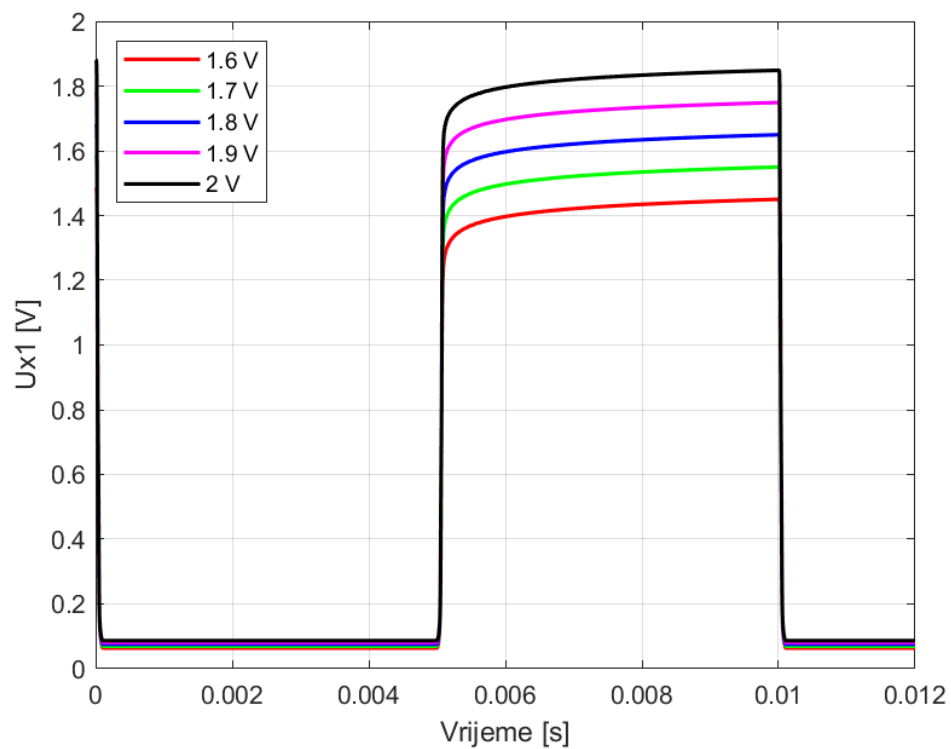
TRANZISTOR	U_{GS}	U_{DS}	U_{OD}
MP1	-1,685 V	-20,03 nV	-1,119 V
MP2	-574 μ V	-574 μ V	565 mV
MP3	-1,685 V	-20,03 nV	-1,119 V
MP4	-574 μ V	-574 μ V	565 mV
MN1	0 V	1,685 V	-541,9 mV
MN2	0 V	1,685 V	-541,9 mV
MN3	0 V	1,685 V	-541,9 mV
M1	-115 mV	-115 mV	450,2 mV
M2	0 V	1,685 V	-541,9 mV

6.1. Simulacijska analiza utjecaja varijacije temperature i napona napajanja

Za osiguravanje zadovoljavajućeg rada sklopa bitno je testirati njegov rad uz promjenu pojedinih parametara sklopa, kao i uz promjenu vanjskih čimbenika, primjerice temperature. Analiza će biti provedena za napone napajanja u intervalu od 90 % do 110 % nominalnog napona napajanja, to jest od 1,6 V do 2 V uz temperaturu od 27 °C. Potom će biti provedena analiza uz promjenu temperature u rasponu od -40 °C do 125 °C uz nominalni napon napajanja od 1,8 V. Zbog simetričnosti sklopa, oblik napona će na oba izlaza biti jednak pa je analiza provedena samo za izlaz U_{x1} .

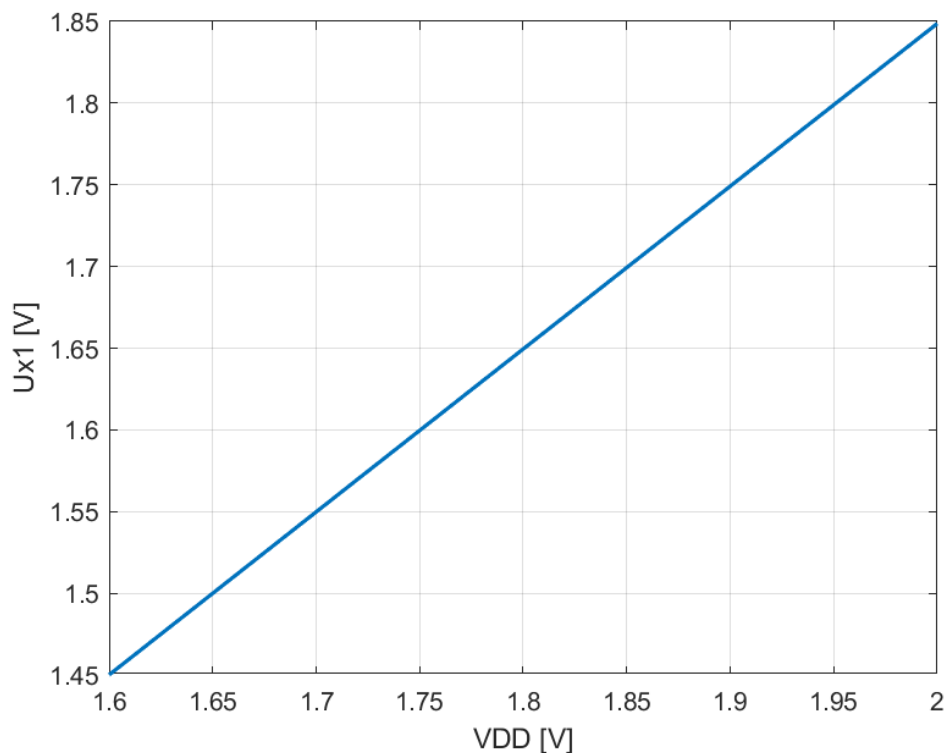
6.1.1. Analiza utjecaja varijacije napona napajanja

Prilikom provođenja tranzijentne analize uz promjenu napona napajanja može se očekivati da će napon na izlazu rasti linearno s rastom napona napajanja. Analiza je iz tog razloga provedena u većim koracima od 0,1 V. Rezultat simulacije prikazan je grafički na slici 6.2. Vidljiva je očekivana ovisnost dva promatrana parametra: povećanjem napona napajanja, napon na izlazu linearno raste.



Slika 6.2. Grafički prikaz rezultata tranzijentne analize sklopa za pokretanje uz promjenu napona napajanja.

Radi jednostavnijeg prikaza rezultata, za svaku krivulju uzeta je vrijednost napona u trenutku od 10 ms, što je maksimalna, a ujedno i konačna vrijednost na izlazu jer se u tom trenutku sklop isključuje iz mreže. Ovisnost tog napona o naponu napajanja prikazan je na slici 6.3.



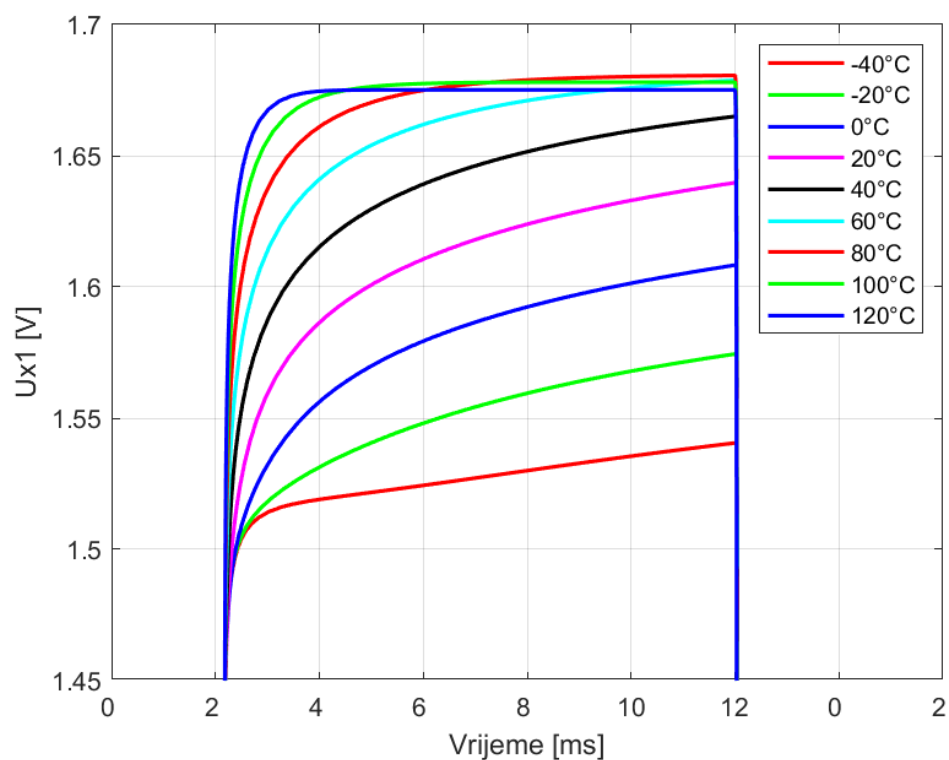
Slika 6.3. Grafički prikaz ovisnosti napona na U_{x1} o naponu napajanja.

6.1.2. Analiza utjecaja varijacije temperature

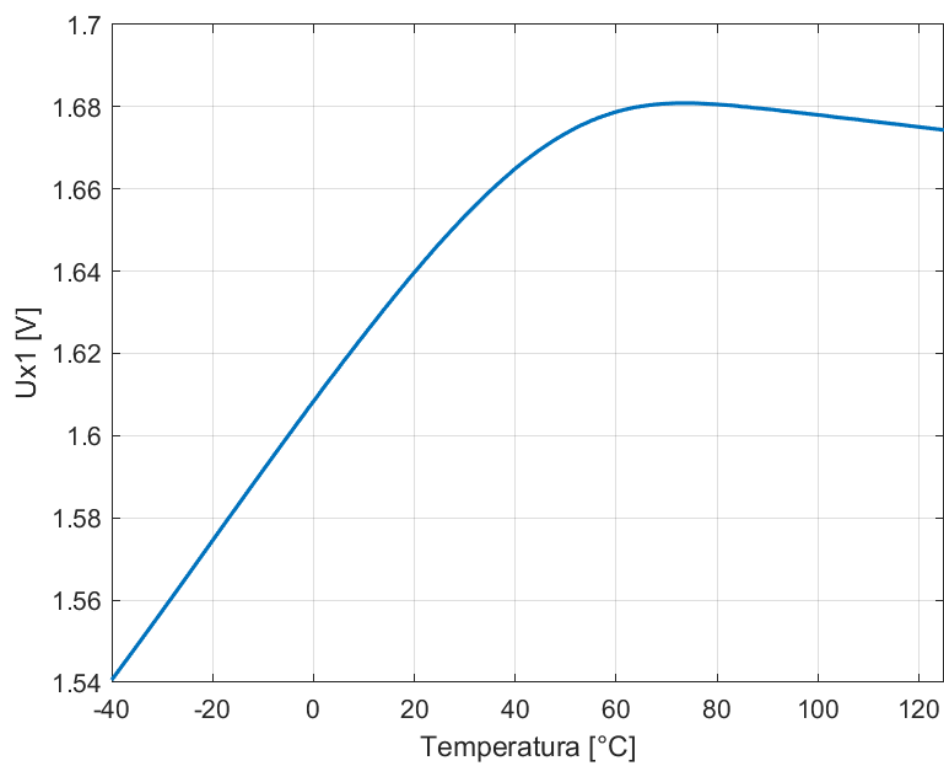
Za razliku od ovisnosti izlaznog napona i napona napajanja, nije toliko jednostavno pretpostaviti ovisnost izlaznog napona o temperaturi. Iz tog razloga provedena je tranzijentna analiza za temperature u rasponu od $-40\text{ }^{\circ}\text{C}$ do $125\text{ }^{\circ}\text{C}$ u razmaku od $1\text{ }^{\circ}\text{C}$. Velik broj uzoraka omogućuje veću točnost prikaza te kontinuiranu i glatku krivulju bez naglih prijelaza. Zbog velikog broja krivulja provedena je zasebna analiza za temperature u istom intervalu, ali s razmakom od $20\text{ }^{\circ}\text{C}$ kako bi se krivulje mogle vizualno razlikovati. Zbog malog razmaka između krivulja na slici 6.4. prikazan je samo onaj dio koji je zanimljiv za promatranje, to jest dio na kojem je vidljiv porast samog napona.

Na slici 6.4. vidljivo je da se porastom temperature smanjuje nagib krivulje. Također, konačni napon na U_{x1} doseže maksimum oko temperature od $80\text{ }^{\circ}\text{C}$, dok za više temperature pada. Potom je promatrana inicijalna analiza u koracima od $1\text{ }^{\circ}\text{C}$ te su rezultati prikazani na isti način kao i kod promjene napona napajanja. Ovisnost izlaznog napona o promjeni temperature prikazana je na slici 6.5. Ovakvim prikazom rezultata moguće je donijeti detaljniji zaključak. Izlazni napon zapravo doseže svoj maksimum na temperaturi od $73\text{ }^{\circ}\text{C}$. Graf na slici 6.4. ne prikazuje točno tu temperaturu pa nije bilo moguće

odrediti egzaktnu temperaturu maksimuma.



Slika 6.4. Grafički prikaz rezultata tranzijentne analize sklopa za pokretanje uz promjenu temperature.



Slika 6.5. Grafički prikaz ovisnosti napona na U_{x1} o promjeni temperature.

7. Simulacijska analiza utjecaja rubnih karakteristika tehnologije na temperaturno kompenzirani strujni izvor

Napredci u poluvodičkim tehnologijama potakli su rapidno smanjivanje tranzistora kroz zadnjih par desetljeća. Kako se procesne tehnologije skaliraju na sve manje dimenzije, precizno upravljanje proizvodnim procesom postaje sve teže. Parametri tranzistora kao što su napon praga, širina upravljačke elektrode, debljina oksida, duljina kanala i slično, osciliraju zbog procesnih varijacija, što uzrokuje značajna odstupanja izlaza analognih sklopova. To predstavlja veliku prijetnju modernim integriranim sklopovima kada govorimo o pouzdanosti rada [9] [10]. Iz tog razloga, prilikom projektiranja sklopova provjerava se utjecaj nesavršenosti i varijacije proizvodnog procesa na rasipanje električkih karakteristika. Jedan način je izvođenje analiza po kornerima, odnosno rubnim karakteristikama koje se postižu u određenoj tehnologiji. Ova analiza je pesimističnija od *Monte Carlo* analize, a istovremeno zahtijeva manji broj simulacija pa predstavlja dobar izbor za testiranje dizajna ovog sklopa. Analiza je provedena za 5 kornera: tt, ff, fs, sf i ss. Cilj ove analize je osigurati da sklop radi u različitim uvjetima bez obzira na vanjske varijacije koje su u stvarnosti neizbježne. Utjecaj tehnologija bit će analiziran zasebno za pokretački dio i za izvor referentne struje.

- tt – tipični nMOS, tipični pMOS
- ff – brzi nMOS, brzi pMOS
- fs – brzi nMOS, spori pMOS
- sf – spori nMOS, brzi pMOS
- ss – spori nMOS, spori pMOS

7.1. Utjecaj rubnih karakteristika na sklop za pokretanje

Sama varijacija brzine tranzistora primarno se očituje u varijaciji pokretljivosti nosilaca naboja. Uzevši u obzir sve kombinacije tehnologija i vrijednosti parametara, u konačnici, imamo 45 različitih krivulja tranzijentne analize za koje ima smisla analizirati odstupanja napona krivulja vezanih uz istu procesnu tehnologiju. Rezultati su stoga prikazani u tablicama 7.1. - 7.5. s navedenim maksimalnim, a ujedno i konačnim vrijednostima napona na izlazu te su navedena relativna odstupanja maksimalne i minimalne vrijednosti napona.

Tablica 7.1. Iznosi napona na izlazu u tt korneru po temperaturi i naponu napajanja.

tt	-40 °C	27 °C	125 °C	ODSTUPANJE [%]
1,6 V	1,341 V	1,450 V	1,477 V	10,17
1,8 V	1,541 V	1,650 V	1,674 V	8,67
2,0 V	1,740 V	1,650 V	1,872 V	7,54
ODSTUPANJE [%]	29,81	13,75	26,72	

Tablica 7.2. Iznosi napona na izlazu u ff korneru po temperaturi i naponu napajanja.

ff	-40 °C	27 °C	125 °C	ODSTUPANJE [%]
1,6 V	1,341 V	1,450 V	1,477 V	10,17
1,8 V	1,541 V	1,650 V	1,674 V	8,67
2,0 V	1,740 V	1,849 V	1,872 V	7,58
ODSTUPANJE [%]	29,78	27,49	26,72	

Tablica 7.3. Iznosi napona na izlazu u fs korneru po temperaturi i naponu napajanja.

fs	-40 °C	27 °C	125 °C	ODSTUPANJE [%]
1,6 V	1,387 V	1,491 V	1,490 V	7,41
1,8 V	1,587 V	1,689 V	1,687 V	6,29
2,0 V	1,787 V	1,888 V	1,884 V	5,44
ODSTUPANJE [%]	28,80	26,65	26,44	

Tablica 7.4. Iznosi napona na izlazu u sf korneru po temperaturi i naponu napajanja.

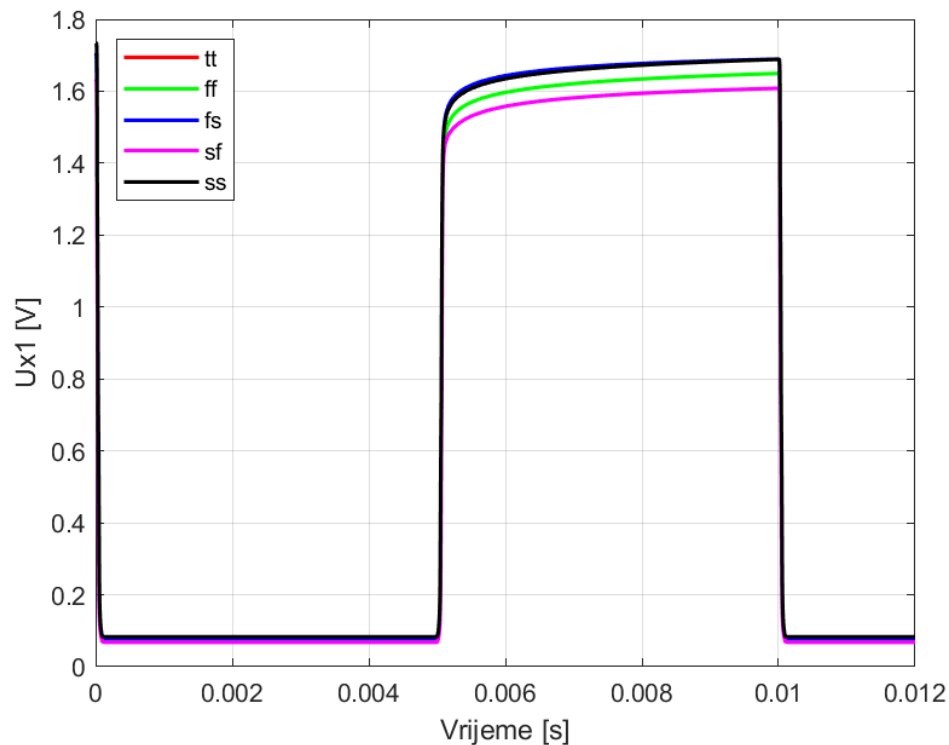
sf	-40 °C	27 °C	125 °C	ODSTUPANJE [%]
1,6 V	1,304 V	1,409 V	1,418 V	8,68
1,8 V	1,504 V	1,608 V	1,615 V	7,35
2,0 V	1,704 V	1,807 V	1,812 V	6,34
ODSTUPANJE [%]	30,65	28,27	27,84	

Tablica 7.5. Iznosi napona na izlazu u ss korneru po temperaturi i naponu napajanja.

ss	-40 °C	27 °C	125 °C	ODSTUPANJE [%]
1,6 V	1,377 V	1,489 V	1,533 V	11,30
1,8 V	1,577 V	1,689 V	1,731 V	9,73
2,0 V	1,777 V	1,888 V	1,928 V	8,51
ODSTUPANJE [%]	29,01	26,78	25,78	

U tablicama su vidljiva značajna odstupanja prilikom promjene parametara, što je očekivano s obzirom na rezultate analize u poglavljima 6.1.1. i 6.1.2. Najmanja odstupanja se pojavljuju za brze nMOS i brze pMOS tranzistore. Najveća odstupanja usred promjene temperature se javljaju kod sporih tranzistora, a uz promjenu napona napajanja kod sporih nMOS i brzih pMOS tranzistora.

Kako bi se bolje vidjela promjena krivulje izlaznog napona zbog samih varijacija procesa, na slici 7.1. prikazana je usporedba izlaznih napona za svih pet tehnoloških procesa uz nominalne parametre koji odgovaraju naponu napajanja od 1,8 V i temperaturi od 27 °C. Na slici je vidljivo da se najmanja vrijednost izlaznog napona dobije za spore nMOS i brze pMOS tranzistore, a najviša za brze nMOS i spore pMOS tranzistore. Također, krivulja napona za brze tranzistore se poklapa s tipičnim tranzistorima, dok je krivulja oba spora tranzistora gotovo identična krivulji za brze nMOS i spore pMOS tranzistore.



Slika 7.1. Grafički prikaz usporedbe pet procesnih tehnologija u nominalnim uvjetima za pokretni sklop.

7.2. Utjecaj rubnih karakteristika na temperaturno kompenzirani strujni izvor

Utjecaj rubnih tehnologija za ovaj dio sklopa analiziran je kroz temperature od -40 °C, 27 °C i 125 °C te za napone napajanja od 1,62 V, 1,8 V i 1,98 V, što pokriva najgore slučajeve temperature i napona napajanja. Glavni parametar koji se promatra je struja na odvodu tranzistora MN4 i prenaponi nMOS tranzistora MN1 i MNd jer su oni niži te je važno pratiti hoće li oni i dalje ispravno raditi pod utjecajem kornera.

U tablici 7.6. može se vidjeti da niti jedan prenapon nije negativan, ali tranzistor MN1

doveden je na granicu vođenja. Rezultati po kornerima za sve kombinacije promatranih točaka prikazani su tablicama 7.7. - 7.11. Radi lakše analize u istim tablicama navedena su maksimalna odstupanja struje za temperaturne varijacije pri konstantnom naponu u svakom retku tablice u usporedbi sa strujom pri 27 °C i maksimalna odstupanja struje za naponske varijacije pri konstantnoj temperaturi u usporedbi sa strujom pri naponu napajanja od 1,8 V u svakom stupcu tablice.

Tablica 7.6. Prikaz rubnih prenapona promatranih tranzistora.

V_{DD} [V]	MIN [V]	MAX [V]
MN1		
1,62	0,003	0,075
1,8	0,004	0,076
1,98	0,004	0,076
MNd		
1,62	0,016	0,060
1,8	0,016	0,071
1,98	0,017	0,061

Tablica 7.7. Iznosi struja u tt korneru po temperaturi i naponu napajanja.

tt	-40 °C	27 °C	125 °C	ODSTUPANJE [%]
1,62 V	3,842 μ A	3,819 μ A	3,833 μ A	0,60
1,8 V	3,894 μ A	3,872 μ A	3,889 μ A	0,57
1,98 V	3,942 μ A	3,921 μ A	3,941 μ A	0,54
ODSTUPANJE [%]	1,34	1,37	1,44	

Tablica 7.8. Iznosi struja u sf korneru po temperaturi i naponu napajanja.

sf	-40 °C	27 °C	125 °C	ODSTUPANJE [%]
1,62 V	4,026 μ A	4,018 μ A	4,050 μ A	0,80
1,8 V	4,084 μ A	4,074 μ A	4,110 μ A	0,88
1,98 V	4,132 μ A	4,126 μ A	4,165 μ A	0,95
ODSTUPANJE [%]	1,42	1,37	1,46	

Tablica 7.9. Iznosi struja u ff korneru po temperaturi i naponu napajanja.

ff	-40 °C	27 °C	125 °C	ODSTUPANJE [%]
1,62 V	3,651 μ A	3,611 μ A	3,604 μ A	1,11
1,8 V	3,702 μ A	3,662 μ A	3,658 μ A	1,09
1,98 V	3,750 μ A	3,711 μ A	3,710 μ A	1,05
ODSTUPANJE [%]	1,38	1,39	1,48	

Tablica 7.10. Iznosi struja u fs korneru po temperaturi i naponu napajanja.

fs	-40 °C	27 °C	125 °C	ODSTUPANJE [%]
1,62 V	3,658 μ A	3,622 μ A	3,619 μ A	0,99
1,8 V	3,707 μ A	3,672 μ A	3,671 μ A	0,95
1,98 V	3,753 μ A	3,719 μ A	3,721 μ A	0,91
ODSTUPANJE [%]	1,32	1,36	1,42	

Tablica 7.11. Iznosi struja u ss korneru po temperaturi i naponu napajanja.

ss	-40 °C	27 °C	125 °C	ODSTUPANJE [%]
1,62 V	4,037 μ A	4,035 μ A	4,070 μ A	0,97
1,8 V	4,092 μ A	4,089 μ A	4,128 μ A	0,95
1,98 V	4,141 μ A	4,139 μ A	4,182 μ A	1,04
ODSTUPANJE [%]	1,34	1,32	1,41	

Promatrajući samo naponsku varijaciju u provedenim korner analizama ostvareno je maksimalno odstupanje struje u iznosu od 1,48 % u ff korneru uz temperaturu od 125 °C. Ostali rezultati korner analize naponskih varijacija odstupaju u rasponu od 1,32 % do 1,48 %.

Temperaturna varijacija uz konstantne različite napone pri korner analizi rezultirala

je maksimalnim odstupanjem struje u iznosu od 1,11 % u ff korneru uz napon od 1,62 V. Ostala odstupanja su u rasponu od 0,54 % do 1,11 %. Ako se usporedi odstupanje struje druge inačice dobiveno običnom simulacijom koje je iznosilo 0,56 %, sklop pokazuje i dalje relativno visoku otpornost na promjenu temperature.

Korner analizom koja uključuje varijacije tehnoloških parametara, temperature i napona napajanja, utvrđeno je da referentna struja odstupa do maksimalno 1,48 % od nominalne vrijednosti u odvojenim analizama temperaturne i naponske varijacije. Iako nije zadana konkretna ciljana primjena za koju se projektira sklop u ovom radu, može se smatrati da takvo odstupanje može biti i za osjetljivije primjene budući da sklop pokazuje visoku otpornost na varijacije napona i temperature s odstupanjem manjim od 2 %.

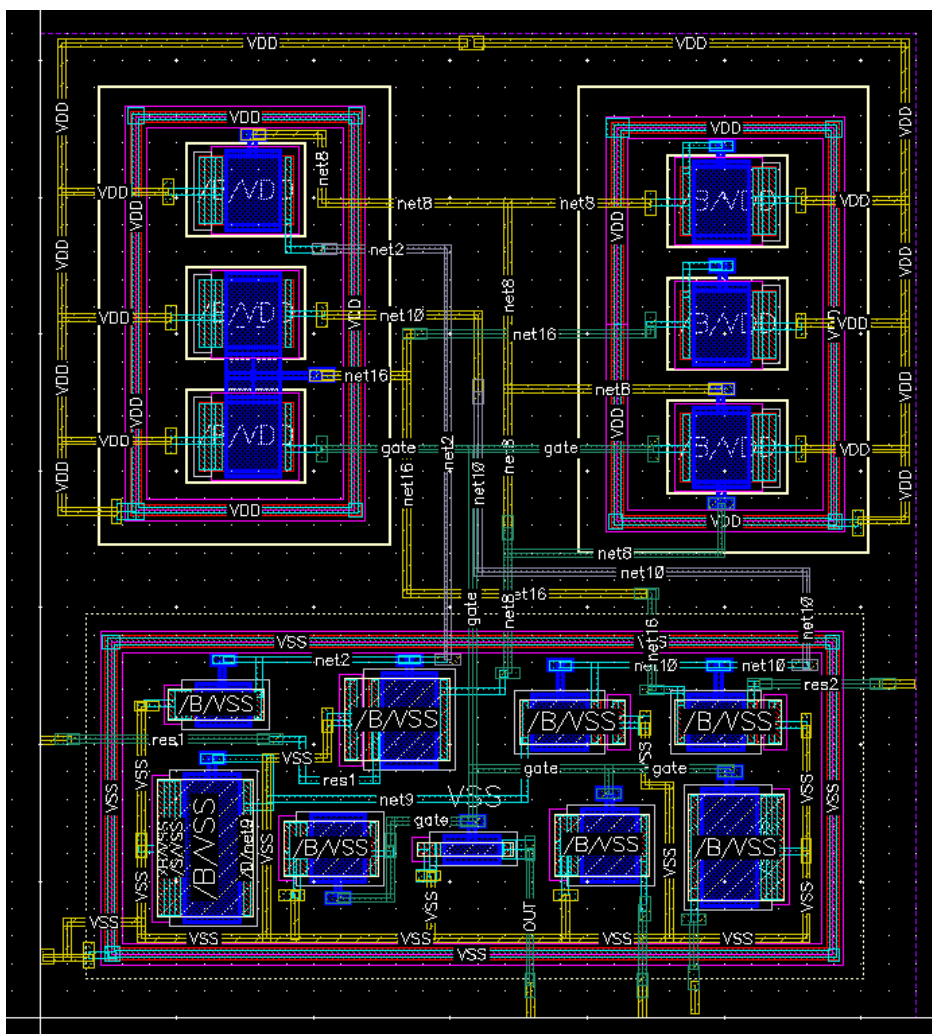
8. Izrada topološkog nacrtu za sklop

Topološki nacrt (engl. *layout*) predstavlja fizičku realizaciju i ključan je dio procesa projektiranja integriranih sklopova. Dok se u shemi prikazuje funkcionalna veza između komponenata, topološki nacrt definira kako će te komponente biti geometrijski raspoređene i povezane na stvarnom silicijskom čipu. Topološki nacrt ključan je za fizičku proizvodnju i analizu realnih parazitnih utjecaja pa je i za potrebe ovog rada u sklopu projektiranja strujnog izvora izveden i topološki nacrt odvojeno za oba dijela sklopa kako je do sad provedena i analiza. U topološkom nacrtu strujnog izvora izuzeti su potrebni otpornici i zamijenjeni su ulaznim priključcima. Glavni razlog za to su prevelike vrijednosti otpora otpornika korištenih u sklopu koje bi zahtijevale neproporcionalno veliku površinu u nacrtu čime bi se narušila praktičnost izvedbe, a moguće i prekršila pravila dizajna određene tehnologije. Iz istog razloga, u topološkom nacrtu sklopa za pokretanje, izuzeti su kondenzatori.

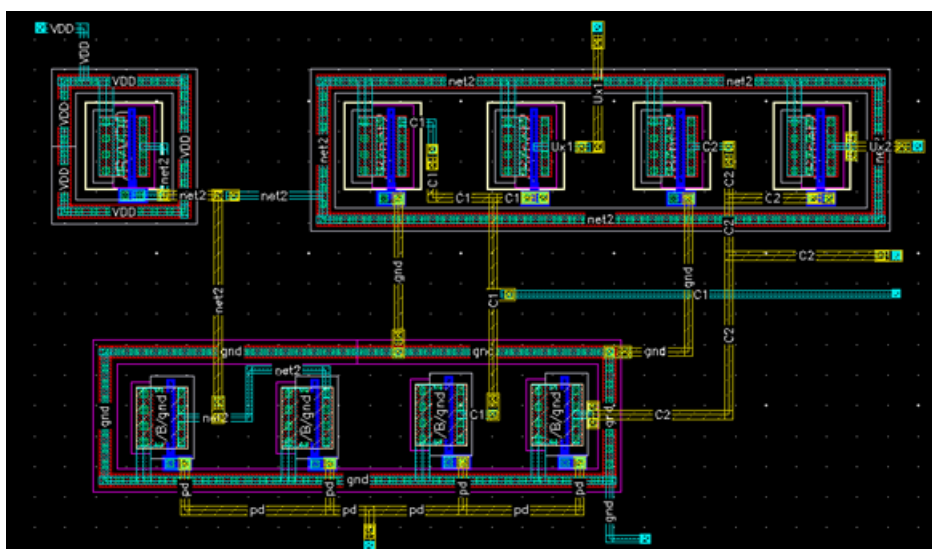
Prije crtanja topološkog nacrtu usvojena su teorijska znanja potrebna za ispravnu izvedbu nacrtu. MOSFET-ovi mogu biti n-kanalni i p-kanalni prema nosiocima naboja koji vode struju. Tip MOSFET-a redovito je suprotan tipu podloge. Tehnološka struktura n-kanalnog MOSFET-a sastoji se od podloge koja je p-tip silicij. U podlozi se ističu dva jako dopirana n^+ područja uvoda i odvoda. Vrlo slično je izveden i pMOS tranzistor. Tehnološki presjek im je jednak tehnološkom presjeku nMOS tranzistora uz zamjenu tipova primjesa. Kod pMOS tranzistora područja uvoda i odvoda su jako dopirana p^+ područja, a za podlogu se koristi n-tip podloge. Kako se nMOS i pMOS tranzistori ostvaruju na istoj silicijskoj pločici te kako je ta pločica obično silicij p-tipa, nužno je za dobivanje pMOS tranzistora u podlozi p-tipa realizirati otok n-tipa u kojem se onda formiraju p^+ područja [11]. U topološkom nacrtu često se koriste zaštitni prsteni (engl. *guard rings*). To su strukture koje se sastoje od kontinuiranog prstena dopiranog područja koji okružuje jedan ili više tranzistora i služi kao zaštita od smetnji koje se mogu inducirati iz su-

sjednih sklopova. Spajaju se s pripadajućim naponom napajanja. Prilikom međusobnog spajanja komponenti koriste se metali u različitim slojevima kako bi se izbjeglo preklapanje vodova u čipu. Činjenica da se vodovi nalaze u različitim slojevima na nacrtu zapravo znači da će na stvarnom čipu biti na različitim razinama, to jest visinama. Za povezivanje tih različitih metalnih slojeva koriste se prospojni otvori (*engl. via*) [12]. Nakon povezivanja komponenata, potrebno je provesti nekoliko testova kako bi se osigurao smislen nacrt koji se poklapa s izvornom električkom shemom. Također, pri izradi topološkog nacrtu posebno je važno voditi računa o rasporedu tranzistora, vodova i okolnih struktura. Oblik i smještaj svakog elementa zahtijeva duboko razumijevanje fizikalnih načela uređaja, tehnologije poluvodičke proizvodnje i teorije krugova [13]. Važna je i simetrija jer se njome postiže bolje podudaranje električnih karakteristika tranzistora što je ključno za precizan rad analognih sklopova. Asimetričan raspored može uzrokovati razlike u parazitnim kapacitetima i otporima, što negativno utječe na ponašanje sklopa [14].

Topološki nacrti prikazani su slikama 8.1. i 8.2. Izrađeni su uz primjenu navedenih principa i pravila uz poštivanje ispravnih udaljenosti i položaja svih elemenata. Nakon dovršetka, nacrti su provjereni unutar *Cadence Virtuoso* okruženja te su zadovoljili sve provjere dizajnerskih pravila (*engl. Design Rule Check, DRC*) i provjere sukladnosti sa shemom (*engl. Layout Versus Schematic, LVS*), čime je potvrđena njihova tehnološka i funkcionalna ispravnost. DRC je test koji provjerava zadovoljava li topološki nacrt određena pravila proizvodnje. Ovim testom je, primjerice, zadan minimalni međusobni razmak između vodova ili komponenata. U slučaju da je razmak između dva voda premalen, potrebno ih je izbrisati i razmaknuti tako da zadovoljavaju minimalni propisani razmak. Zbog mogućih poteškoća kod velikog broja komponenata, najlakše je ovaj test pokrenuti više puta tijekom procesa izrade nacrtu. LVS je test koji provjerava slaže li se topološki nacrt sa izvornom shemom. Pritom provjerava broj vodova i komponenti, način na koji su komponente spojene te parametre komponenata kao što su širina i duljina kanala tranzistora.



Slika 8.1. Topološki nacrt strujnog izvora.



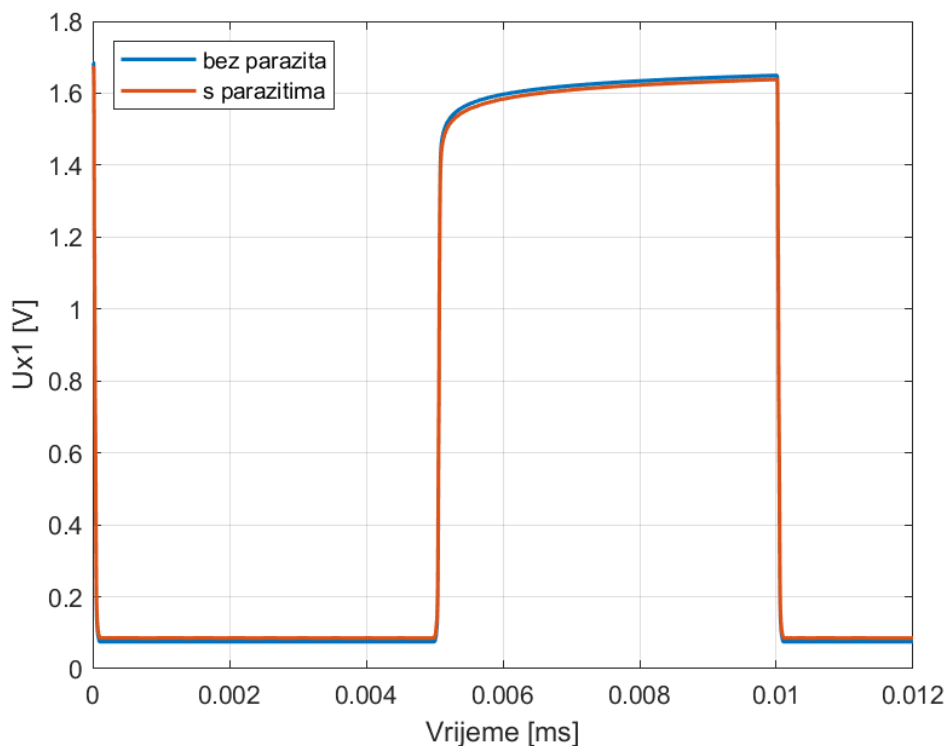
Slika 8.2. Topološki nacrt sklopa za pokretanje strujnog izvora.

9. Ekstrakcija parazitnih komponenata uzrokovanih topološkim nacrtom

Nakon izrade topološkog nacрта referentnog izvora struje važno je uzeti u obzir utjecaj fizičke realizacije na električne karakteristike sklopa. Idealna shema, korištena u svim simulacijama do ovog dijela rada, ne uključuje utjecaje parazitnih komponenata. Integrirani sklop sastoji se od više različitih slojeva: postoje metali koji se međusobno preklapaju, tranzistori koji se nalaze jedan pored drugog i slično. Pritom nastaju parazitni kapaciteti i otpori koji se ne mogu maknuti ni poništiti. Navedene parazitne komponente usporavaju sklop i mijenjaju njegovu frekvencijsku karakteristiku [15]. Ponašanje analognih integriranih sklopova je izrazito osjetljivo na parazite unutar topološkog nacрта koji utječu na rad sklopa, često ga čineći nefunkcionalnim. Zbog toga se provodi testiranje kojim se provjerava dostiže li sklop tražene performanse ako se u obzir uzmu paraziti unutar topološkog nacрта. Ukoliko taj sklop dostiže tražene specifikacije, dizajn je gotov, a ako ne, dizajn se ponovo vraća na korekciju topološkog nacрта [16]. U okviru ovog rada, ekstrakcija je provedena nakon završenih topoloških nacрта, a rezultirajući popis parazitnih komponenata dobiven alatom *Cadence Virtuoso*, korišten je za simulacije. PEX (*engl. Parasitic Extraction*) je tip analize koji ekstrahira parazitne komponente sklopa te omogućuje usporedbu rada idealnog i realnog sklopa. S obzirom na činjenicu da početna shema korištena za izradu topološkog nacрта ne sadrži sve komponente nužne za provođenje simulacije, potrebno je napraviti simbol od te sheme. Time je sklop prikazan kao komponenta s priključcima na koje je potrebno dovesti ostale komponente izostavljene u pokretačkom dijelu sklopa i izvoru referentne struje. Usporedbom simulacija prije i nakon ekstrakcije moguće je ocijeniti utjecaj fizičke realizacije na stabilnost, točnost i temperaturnu osjetljivost izvora. Takav pristup osigurava veću pouzdanost u konačnom dizajnu i minimizira rizik od odstupanja stvarnog ponašanja sklopa u odnosu na projektirane specifikacije. Analize su ponovno provedene zasebno za svaki dio.

9.1. Analiza utjecaja parazitnih komponenata na sklop za pokretanje

Slika 9.1. prikazuje rezultat ekstrakcije parazitnih komponenata, to jest usporedbu oblika izlaznog napona uz uključene i isključene parazitne komponente.



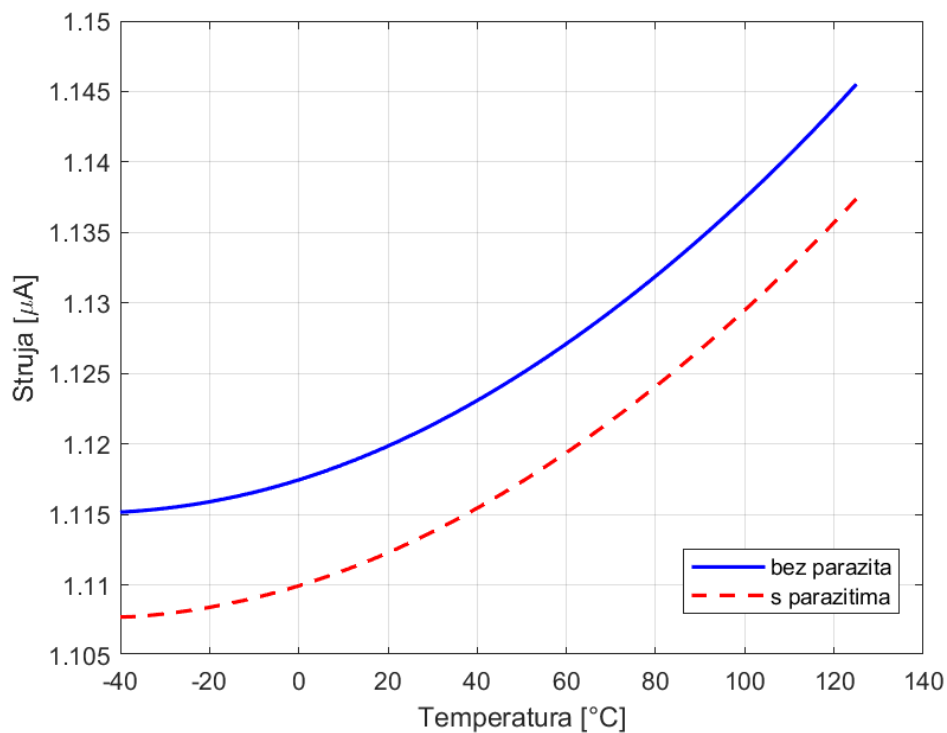
Slika 9.1. Grafički prikaz usporedbe izlaznog napona U_{x1} s uključenim i isključenim parazitnim komponentama.

Iz rezultata je vidljivo da parazitne komponente utječu na rad sklopa na način da blago spuštaju naponsku karakteristiku. Idealna karakteristika postiže napon od 1,66 V, dok realna postiže napon od 1,64 V, što je relativni pad napona u iznosu od 1,2 %.

9.2. Analiza utjecaja parazitnih komponenata na temperaturno kompenzirani strujni izvor

Ponovno su provedene dvije simulacije, utjecaj temperature na struju i dodatno, utjecaj promjene napona na struju uz promjenu temperature. Za razliku od prethodnih analiza, u ovom dijelu rada promatrana je struja odvoda skaliranog tranzistora MN5 koji predstavlja stvarni izlaz sklopa, umjesto struje odvoda MN4 koja je do sada korištena u

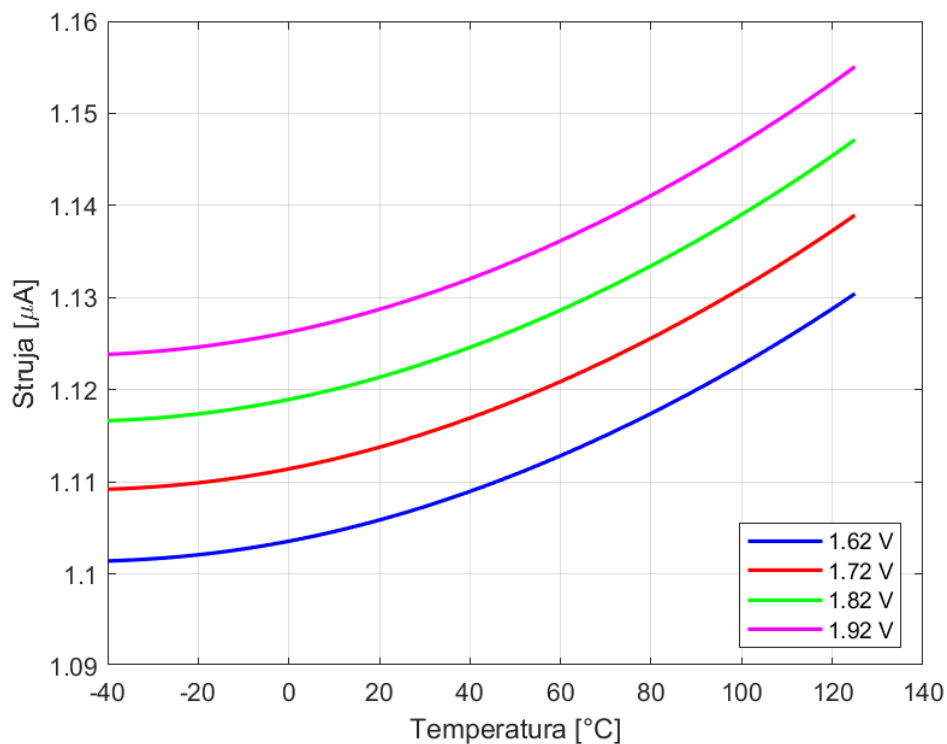
simulacijama. Struja tranzistora MN5 na nominalnim uvjetima iznosi $1,12\ \mu\text{A}$ i navedena je zbog boljeg odnosa iskazanih relativnih veličina struje u analizama. Na slikama su grafički prikazani rezultati s uključenim i neuključenim parazitnim komponentama. Na slici 9.2. prikazana je usporedba referentne struje u ovisnosti o promjeni temperature. Vidljivo je da su parazitne komponente promijenile apsolutni iznos struje, ali nisu značajno utjecale na oblik temperaturne karakteristike, što se može zaključiti jer krivulja s uključenim parazitnim komponentama i ona bez njih zadržavaju sličan oblik, a to pokazuje da temperaturna ovisnost ostaje očuvana. Struja je zbog utjecaja parazita kroz cijeli temperaturni raspon umanjena za otprilike $75\ \text{nA}$, a najveća razlika zabilježena je pri $125\ ^\circ\text{C}$ i iznosi $82\ \text{nA}$. Najveće relativno odstupanje referentne struje bez parazita u odnosu na referentnu vrijednost pri $27\ ^\circ\text{C}$ iznosi $2,21\ \%$, dok pri uključenim parazitnim komponentama ono iznosi $2,18\ \%$. Iako su relativna odstupanja vrlo slična, promjena apsolutnog iznosa struje zbog parazitnih komponenata nije zanemariva.



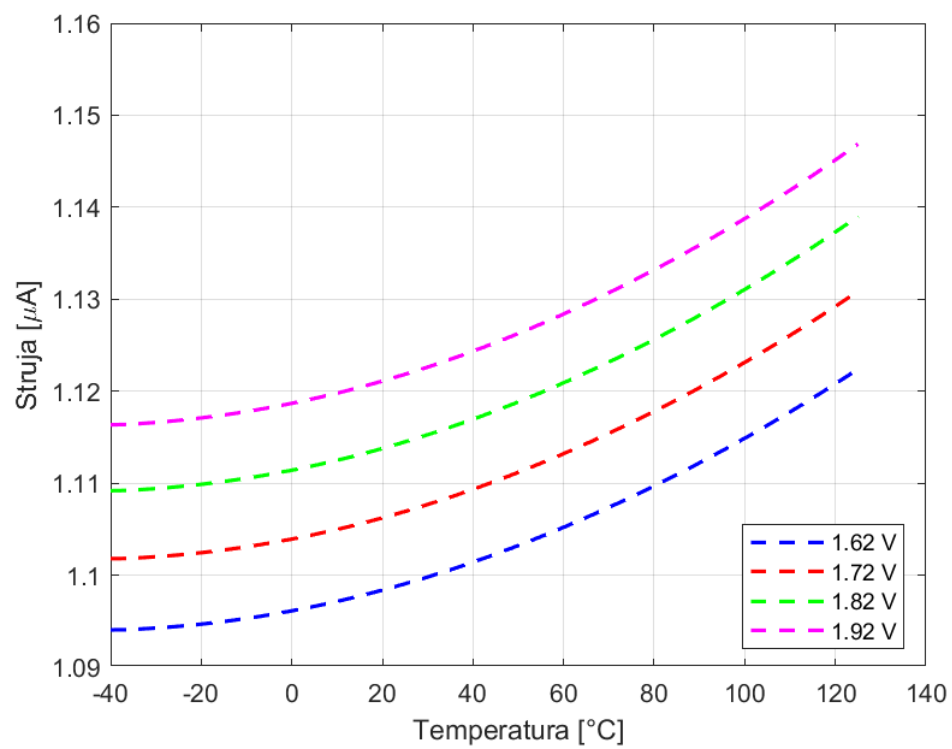
Slika 9.2. Usporedba referentne struje u ovisnosti o temperaturi s utjecajem parazitnih komponenata i bez njih.

Kako bi analiza bila potpuna, provedena je simulacija pri četiri različita napona napajanja. Rezultati su prikazani odvojeno, ali uz istu os ordinata radi lakše usporedbe. Na slici 9.3. prikazana je ovisnost struje o temperaturi uz promjenu napona napajanja bez

utjecaja parazitnih komponenata, dok slika 9.4. prikazuje istu ovisnost struje uz njihov utjecaj. Sukladno očekivanjima, struja se pod utjecajem parazita po iznosu smanjila, ali se ovisnosti o naponu napajanja zadržala. Razlika u vrijednostima struje na krajnjim iznosima napona napajanja pri temperaturi od 27 °C iznosi 22,9 nA za struju bez parazita, odnosno 23,3 nA za struju s parazitima. Uzimajući u obzir obje provedene simulacije, manji iznosi referentne struje u odnosu na one potrebne u preciznim sklopovima mogu utjecati na njihov rad, stoga se utjecaj parazitnih komponenata mora pažljivo uzeti u obzir prilikom projektiranja.



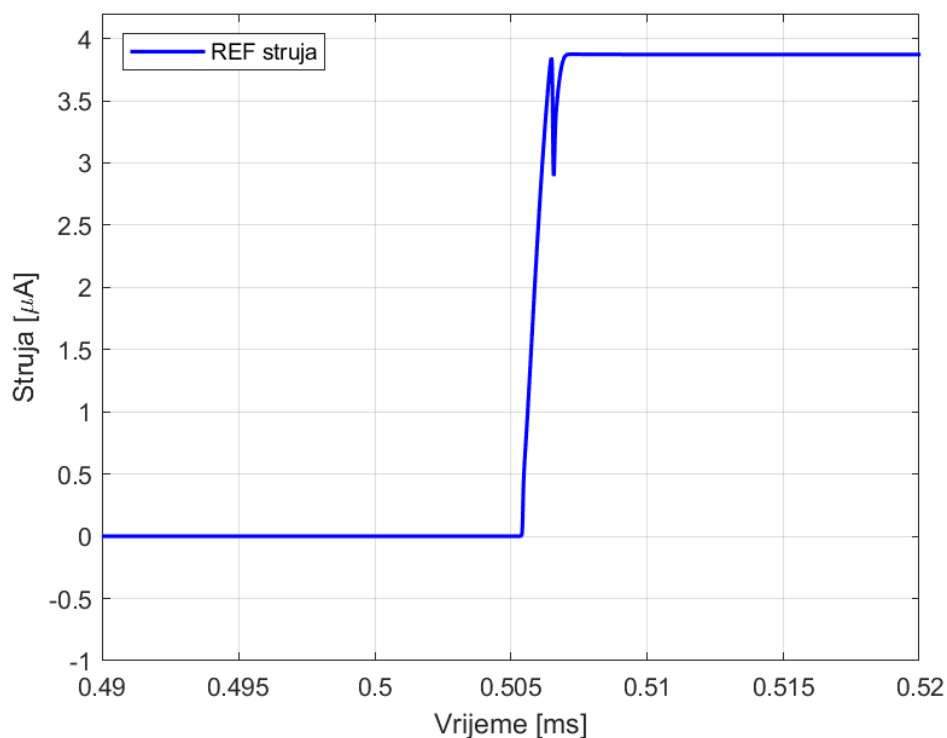
Slika 9.3. Referentna struja u ovisnosti o temperaturi uz promjenu napona napajanja bez utjecaja parazitnih komponenata.



Slika 9.4. Referentna struja u ovisnosti o temperaturi uz promjenu napona napajanja s utjecajem parazitnih komponenata.

10. Tranzijentna analiza temperaturno kompenziranog strujnog izvora

Kako je kroz cijeli rad analiza provedena odvojeno za pokretački dio i izvor struje, radi cjelovitosti rada, potrebno je pokazati da pokretački sklop zaista i pokreće izvor referentne struje. Provedena je tranzijentna analiza u trajanju od 1 ms, a na ulaz pokretačkog sklopa postavljen je impulsni izvor s iznosom impulsa od 1,8 V. Visoka razina impulsa pojavljuje se u 0,5 milisekundi. Vidljiva je kratkotrajna prijelazna pojava nakon koje je na izlazu izvora referentne struje osiguran stabilan iznos od $3,88 \mu\text{A}$ kao što je ostvareno i drugom inačicom sklopa. Opisana pojava prikazana je i grafički na slici 10.1. Određivanje iznosa kapaciteta u pokretačkom dijelu sklopa i detaljna analiza prijelazne pojave pri samom pokretanju mogući su smjerovi za nastavak ovog rada. Za potrebe ove analize korišteni su kapaciteti C_1 u iznosu od 0,3 pF i C_2 u iznosu od 0,5 pF.



Slika 10.1. Grafički prikaz referentne struje generirane pokretačkim dijelom sklopa.

11. Zaključak

Projektiranjem i analizom izvora referentne struje u 180 nm CMOS tehnologiji ostvaren je funkcionalan sklop. Provedene simulacije potvrdile su ispravan rad izvora struje u širokom rasponu radnih uvjeta, uključujući promjene napona napajanja od $\pm 10\%$ i temperaturni raspon od $-40\text{ }^{\circ}\text{C}$ do $125\text{ }^{\circ}\text{C}$. Druga inačica strujnog izvora nastala u sklopu ovog rada ostvaruje preciznost struje od $0,56\%$ s promjenama temperature i ne pokazuje promjenu ovisnosti o naponu napajanja njegovom promjenom. Dio sklopa namijenjen za skaliranje referentne struje unosi dodatne pogreške zbog utjecaja strujnih zrcala, stoga se preporučuje njegova primjena u slučajevima gdje su potrebna manja skaliranja. Analizom sklopa za pokretanje utvrđena je linearna ovisnost izlaznog napona o promjeni napajanja te nelinearna ovisnost o promjeni temperature. Potom su analizirani i rubni slučajevi tehnoloških varijacija čiji rezultati pokazuju da prenaponi tranzistora i dalje ostaju unutar ispravnih raspona, ali se promjena struje povećala na $1,48\%$. Preporuka za korištenje strujnog izvora druge inačice je korištenje unutar užeg temperaturnog raspona zbog preciznosti koju zahtijevaju primjene referentnih izvora i naravno korištenje što preciznijih izvora napajanja. Napon sklopa za pokretanje postiže vrlo male varijacije usred promjene tehnoloških procesa, ali se pojavljuju značajna odstupanja iznosa napona zbog promjene napona napajanja i temperature. Topološki nacrt izrađen je uz poštivanje svih tehnoloških pravila te zadovoljava sve provjere unutar alata *Cadence*. Zbog nemogućnosti postavljanja otpornika na topološki nacrt dodatno je izvedena i analiza utjecaja realnih otpornika koji bi se priključili izvana. Rezultati pokazuju da i relativno male promjene iznosa otpora mogu izazvati dodatne varijacije struje, što predstavlja još jedan izvor pogreške. Proučen je utjecaj parazitnih komponenata ekstrahiranih iz topološkog nacrt na rad sklopa. Simulacije su pokazale da fizička realizacija uvodi promjene prvenstveno u obliku smanjenja iznosa izlazne struje strujnog izvora, odnosno izlaznog napona sklopa za njegovo pokretanje. Pritom temperaturna i naponska ovisnost ostaju nepromijenjene.

Literatura

- [1] G. Serrano i P. Hasler, “A precision low-tc wide-range cmos current reference”, *IEEE Journal of Solid-State Circuits*, sv. 43, br. 2, str. 558–565, 2008.
<https://doi.org/10.1109/JSSC.2007.914336>
- [2] K. R. Laker i W. M. C. Sansen, *Design of Analog Integrated Circuits and Systems*, 1. izd. McGraw Hill College, 1994.
- [3] P. E. Allen i D. R. Holberg, *CMOS Analog Circuit Design*. Oxford University Press, 2002.
- [4] A. Žamboki, L. Gočan, N. Bako, J. Mikulić, G. Schatzberger, i A. Barić, “Low-power frequency-locked loop circuit with short settling time”, u *2022 45th Jubilee International Convention on Information, Communication and Electronic Technology (MIPRO)*, 2022., str. 174–179. <https://doi.org/10.23919/MIPRO55190.2022.9803485>
- [5] B. R. Gregoire i U.-K. Moon, “Process-independent resistor temperature-coefficients using series/parallel and parallel/series composite resistors”, u *2007 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2007., str. 2826–2829. <https://doi.org/10.1109/ISCAS.2007.378760>
- [6] H.-M. Chuang, K.-B. Thei, S.-F. Tsai, i W.-C. Liu, “Temperature-dependent characteristics of polysilicon and diffused resistors”, *IEEE Transactions on Electron Devices*, sv. 50, br. 5, str. 1413–1415, 2003. <https://doi.org/10.1109/TED.2003.813472>
- [7] H. Chun i T. Lehmann, “Cmos current reference generator using integrated resistors”, u *2010 International Conference on Electronics and Information*

Engineering, sv. 1, 2010., str. V1–290–V1–294. <https://doi.org/10.1109/ICEIE.2010.5559872>

- [8] W. M. C. Sansen, *Analog Design Essentials*. Springer, 2006.
- [9] K. Bernstein, D. J. Frank, A. E. Gattiker, W. Haensch, B. L. Ji, S. R. Nassif, E. J. Nowak, D. J. Pearson, i N. J. Rohrer, “High-performance cmos variability in the 65-nm regime and beyond”, *IBM Journal of Research and Development*, sv. 50, br. 4.5, str. 433–449, 2006. <https://doi.org/10.1147/rd.504.0433>
- [10] A. Jain, A. Ali, D. Akula, A. Pullela, i Z. Abbas, “A single-point, auto-calibration technique for ptat/ctat resistance based current references”, u *2024 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2024., str. 1–5. <https://doi.org/10.1109/ISCAS58744.2024.10557884>
- [11] A. S. Sedra i K. C. Smith, *Microelectronic Circuits*, 6. izd. Oxford University Press, 2011.
- [12] R. J. Baker, *CMOS: Circuit Design, Layout, and Simulation*, 4. izd. Wiley, 2019.
- [13] A. Hastings, *The Art of Analog Layout*. Prentice Hall, 2001.
- [14] B. Razavi, *Design of Analog CMOS Integrated Circuits*, 2. izd. McGraw Hill Education, 2017.
- [15] C. Saint i J. Saint, *IC Mask Design: Essential Layout Techniques*. McGraw Hill, 2002.
- [16] B. Cardoso, R. Martins, N. Lourenço, i N. Horta, “Aida-pex: Accurate parasitic extraction for layout-aware analog integrated circuit sizing”, u *2015 11th Conference on Ph.D. Research in Microelectronics and Electronics (PRIME)*, 2015., str. 129–132. <https://doi.org/10.1109/PRIME.2015.7251351>

Sažetak

Helena Skoko, Maja Škrilin

Temperaturno kompenzirani strujni izvor u 180 nm CMOS tehnologiji

U ovom radu analiziraju se teorijski principi rada sklopa i opisuje postupak projektiranja pokretačkog dijela izvora referentne struje i samog izvora referentne struje u integriranoj 180 nm CMOS tehnologiji. Predstavljene su dvije inačice izvedbe izvora struje nastale u procesu projektiranja. Na cjelokupnom sklopu su provedene simulacije za nominalno napajanje od 1,8 V i nominalnu temperaturu od 27 °C. Ispitan je rad uz promjene napona napajanja za $\pm 10\%$ te za temperature u rasponu od -40 °C do 125 °C. Također, ispitana je ispravnost rada sklopa za rubne tehnologije i za najgori slučaj napona napajanja i temperature te je proučena pogreška pri skaliranju referentne struje. Rezultati su prikazani u grafičkom i tabličnom obliku. Izrađen je topološki nacrt cjelokupnog sklopa, pri čemu je pokretačkom dijelu izvora potrebno spojiti vanjske kondenzatore, a samom strujnom izvoru vanjske otpornike zbog čega je provedena dodatna analiza utjecaja promjena vrijednosti otpora realnih otpornika na struju sklopa s obzirom na temperaturu i tolerancije. Iz topološkog nacrtu izvora struje ekstrahirane su parazitne komponente te su ponovno provedene simulacije uz njihov utjecaj. Sve simulacije provedene su alatom *Cadence Virtuoso*.

Ključne riječi: PTAT, CTAT, referentni izvor struje, pokretački sklop, temperaturna neovisnost

Summary

Helena Skoko, Maja Škrilin

Temperature compensated current source in 180 nm CMOS technology

This paper analyzes the theoretical operating principles of the circuit and describes the design process of both the current source and its start-up circuit, implemented in 180 nm CMOS integrated technology. Two variants of the current source developed during the design process are presented. The complete circuit was simulated at a nominal supply voltage of 1.8 V and a nominal temperature of 27 °C. Circuit performance was then evaluated under supply voltage variations of $\pm 10\%$, and across a temperature range from -40 °C to 125 °C. Additionally, the current source was tested under process corner conditions and worst-case combinations of voltage and temperature, and the error in reference current scaling was analyzed. Results are presented in both graphical and tabular form. A layout of the circuit was created; the start-up circuit required external capacitors, while the current source relied on external resistors. Therefore, an additional analysis was conducted to assess the impact of resistor value variations on the output current. Parasitic components were extracted from the layout and simulations were repeated with these effects included. All simulations were performed using the *Cadence Virtuoso* design environment.

Keywords: PTAT, CTAT, reference current source, start-up circuit, insensitive to temperature